

VYŠŠÍ ODBORNÁ ŠKOLA, STŘEDNÍ ŠKOLA,
CENTRUM ODBORNÉ PŘÍPRAVY



ABSOLVENTSKÁ PRÁCE

Návrh distribučního zesilovače
normálové frekvence

Sezimovo Ústí, 2019

Autor: Martin Urban



ZADÁNÍ ABSOLVENTSKÉ PRÁCE

Student: **Martin Urban**
Obor studia: **26-41-N/01 Elektrotechnika – mechatronické systémy**
Název práce: **Návrh distribučního zesilovače normálové frekvence**
Anglický název práce: **The Design of Standard Frequency Distribution Amplifier**

Zásady pro vypracování:

1. Popište základní parametry distribučních zesilovačů normálových frekvencí.
2. Navrhněte a popište vlastní návrh distribučního zesilovače normálové frekvence formou blokového schématu.
3. Implementujte do návrhu banku útlumových článků, kmitočtové filtry na vstupy a obvod frekvenčního násobiče.
4. Na základě navrženého blokového schématu sestavte elektrické schéma a navrhněte desky plošných spojů.
5. Po návrhu vše vyrobte a naprogramujte řídicí firmware.
6. Distribuční zesilovač normálové frekvence přezkoušejte odpovídajícími měřicími přístroji.
7. Absolventskou práci vypracujte problémově ve struktuře odpovídající vědecké práci.

Doporučená literatura:

- [1] WERNER, M. *Satellitenortung und Navigation*. Wiesbaden: Vieweg + Teubner, 2010, ISBN 978-3-8348-0611-6.
- [2] SCHMIEDEL, H. Normalfrequenz (frequency standard). Presentation, Darmstadt. Dostupné také z: http://z21.vfdb.org/Archiv/pdf-Dateien/H.Schmiedel_Frequenznormal.pdf.


Vedoucí práce: **Mgr. Bc. Miroslav Hospodářský, VOŠ, SŠ, COP
Sezimovo Ústí**

Odborný konzultant práce: **Ing. Zdeněk Janů**

Oponent práce: **Ing. Antonín Juránek, VOŠ, SŠ, COP Sezimovo Ústí**

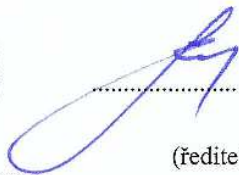
Datum zadání absolventské práce: **3. 9. 2018**

Datum odevzdání absolventské práce: **10. 5. 2019**


Mgr. Bc. Miroslav Hospodářský
(vedoucí práce)



V Sezimově Ústí dne 3. 9. 2018


(ředitel školy)



Prohlášení

Prohlašuji, že jsem svou absolventskou práci vypracoval samostatně a použil jsem pouze podklady (literaturu, projekty, SW atd.) uvedené v příloženém seznamu.

V Sezimově Ústí dne 3. 5. 2019

Meadin Kaban

podpis

Poděkování

Děkuji především vedoucímu absolventské práce Mgr. Bc. Miroslavu Hospodářskému za jeho cenné rady, čas, trpělivost, korekce a připomínky v průběhu vývoje a práce nad tímto projektem. Dále pak veliké poděkování patří Ing. Zdeňkovi Janů za jeho čas, trpělivost a připomínky při konstrukci a vývoji vysokofrekvenčního modulu, který tvoří srdce celého zařízení.

Dále bych rád poděkoval své rodině za podporu a trpělivost při tvorbě této absolventské práce. Díky také Mgr. Ludmile Jůzové, za další zpětnou vazbu k textům a češtinářským korekcím. Poděkování téže patří i Ing. Jiřímu Roubalovi, Ph.D. za rady a připomínky k programu \LaTeX . Velké poděkování také patří firmě Rohde & Schwarz závod Vimperk, s. r. o., za možnost ověření funkčnosti prototypu na měřicím pracovišti v areálu firmy.

Anotace

Tato absolventská práce popisuje základní parametry a požadované vlastnosti distribučních zesilovačů normálových frekvencí. Dále je zde proveden vlastní návrh a popis distribučního zesilovače normálové frekvence formou blokového schématu. Na základě blokového schématu je sestaveno a zkonstruováno elektrické schéma a návrh desek plošných spojů. V neposlední řadě absolventská práce také popisuje vytvoření řídicího firmwaru formou vývojového diagramu pro jednočipový mikropočítač. Po naprogramování mikropočítače, nastavení a uvedení jednotlivých modulů do provozu jsou všechny naměřené hodnoty zapsány do příslušných tabulek, grafů nebo je proveden snímek obrazovky z měřících přístrojů.

Klíčová slova: frekvenční normál, normálová frekvence, vysokofrekvenční zesilovač, Čebyševova aproximace, kmitočtový filtr, frekvenční násobič, jednočipový mikropočítač, distribuční zesilovač, firmware, útlumový článek.

Annotation

Diese Diplomarbeit beschreibt Grundparameter und Anforderungen der Parameter der Normalfrequenz Verteilverstärker. Dann ist hier der eigene Vorschlag und die Beschreibung des Normalfrequenz Verteilverstärkers in der Form von dem Blockschaltbild realisiert. Aufgrund von dem Blockschaltbild sind dann der Schaltplan und die Leiterplatte erstellt und konstruiert. Zugleich Diplomarbeit beschreibt die Erstellung der Firmware in der Form des Flussdiagramms für Mikrocontroller. Nach der Programmierung des Mikrocontrollers, Einstellung und Inbetriebnahme der einzelnen Module sind alle Ergebnisse in eine Tabelle, in einem Graph ergänzt oder ist es möglich den Screenshot aus den Messgeräten durchführen.

Key words: Frequenznormal, Normalfrequenz, Hochfrequenzverstärker, Tschebyscheff-Approximation, Frequenzfilter, Frequenzverdoppler, Mikrocontroller, Verteilverstärker, Firmware, Eichleitung.

Obsah

Seznam použitých symbolů	ix
Seznam obrázků	xi
Seznam tabulek	xiii
1 Úvod	1
2 Distribuční zesilovače	3
2.1 Základní parametry distribučních zesilovačů	3
2.2 Principiální popis návrhu distribučního zesilovače	4
2.2.1 Control Board	5
2.2.2 Distributor	6
3 Návrh distribučního zesilovače	9
3.1 Control Board	9
3.1.1 Základní specifikace	10
3.1.2 Řídicí obvod	10
3.1.3 Firmware	11
3.1.3.1 Přepínání frekvenčního rozsahu	11
3.1.3.2 Přepínání útlumů v bance útlumových článků	13
3.1.4 Napájecí zdroje	14
3.2 Distributor	15
3.2.1 Úrovňový plán	16
3.2.2 Návrh děliče výkonu (rozbočovače)	21
3.2.3 Útlumové články	22
3.2.4 Návrh vysokofrekvenčních zesilovačů	23
3.2.4.1 Návrh a nastavení pracovního bodu	24

3.2.4.2	Návrh odrušovacího obvodu a vazebních kondenzátorů	26
3.2.5	Návrh frekvenčních filtrů	28
4	Konstrukce a měření distribučního zesilovače	33
4.1	Výroba distribučního zesilovače normálové frekvence	33
4.2	Měření a ověření funkce desky Control Board	34
4.3	Měření a ověření funkce desky Distributoru	36
4.3.1	Ověření vstupního obvodu	36
4.3.2	Ověření banky útlumových článků	38
4.3.3	Ověření obvodu frekvenčního násobiče	39
4.3.4	Ověření funkce koncového stupně s děličí výkonu	39
4.4	Ověření funkce Distribučního zesilovače	41
4.4.1	Ověření výstupní úrovně a tvaru výstupního signálu	41
4.4.2	Test banky útlumových článků	44
4.4.3	Měření fázového šumu	45
5	Závěr	47
	Literatura	50
A	Obsah přiloženého CD/DVD	I
B	Použitý software	III
C	Časový plán absolventské práce	V
D	Bloková a elektrická schémata zapojení	VII
E	Návrhy desek plošných spojů	XIX

Seznam použitých symbolů

Symbol	Význam	Jednotka
c_i	parametr normované dolní propusti	-
F_{DPn}	normovaný kmitočet potlačení	-
F_M	mezní kmitočet horní nebo dolní propusti	MHz
F_P	mezní kmitočet pásma přenosu horní nebo dolní propusti	MHz
h_{fe}	proudový zesilovací činitel	MHz
I_B	elektrický proud do báze tranzistoru	A
I_Q	příčný proud děličem	A
K_C	transformační koeficient	-
K_L	transformační koeficient	-
K_{POT}	maximální přenos v nepropustném pásmu	dB
K_{ZVL}	maximální odchylka přenosu v propustném pásmu	dB
L	požadovaná hodnota útlumu	dB
l_i	parametr normované dolní propusti	-
<i>n.f.</i>	not fitted (není namontováno či osazeno)	-
n	řád filtru	-
R	elektrický odpor	Ω
R_{IN}	určuje požadovanou impedanci na vstupu filtru	Ω
R_{OUT}	určuje požadovanou impedanci na výstupu filtru	Ω
P_{OUT}	výstupní úroveň	dBm
S_{21}	určuje zesílení v dopředném směru	dB
U	elektrické napětí	V
U_{CC}	napájecí napětí pro tranzistor BFG540W	V
U_{BE}	napětí báze–emitor	V
U_{CE}	napětí kolektor–emitor	V

Symbol	Význam	Jednotka
U_{PP}	napětí špička–špička	V
U_{RMS}	efektivní hodnota napětí	V
Z_{in}	vstupní impedance	Ω
Z_{out}	výstupní impedance	Ω

Seznam obrázků

2.1	Distribuční zesilovač	4
2.2	Control Board – horní strana	5
2.3	Distributor – dolní strana	6
3.1	Mikropočítač ATmega 328	10
3.2	Vývojový diagram pro řízení frekvenčního rozsahu	12
3.3	Vývojový diagram pro řízení banky útlumových článků	13
3.4	Ukázka napájecího zdroje č. 1	14
3.5	Blokové schéma vstupního obvodu	17
3.6	Blokové schéma banky útlumových článků	18
3.7	Blokové schéma řetězce zesilovačů	19
3.8	Blokové schéma frekvenčního násobiče	19
3.9	Blokové schéma s úrovnovým plánem ke koncovému stupni s děličí výkonu	20
3.10	Odporový dělič výkonu	21
3.11	Útlumový článek – struktura Π -článku	22
3.12	Vysokofrekvenční zesilovač	24
4.1	Přenos S_{21} pro vstup X1	37
4.2	Přenos S_{21} pro vstup X2	37
4.3	Přenos S_{21} v bance útlumových článků	38
4.4	Připojení ZNB8 k Distributoru	40
4.5	Přenos S_{21} pro koncový stupeň	40
4.6	Ověření osciloskopem na X3 při 10 MHz	43
4.7	Měření fázového šumu na X3	45
D.1	Blokové schéma sestavy distribučního zesilovače normálové frekvence	VII
D.2	Blokové schéma Distributoru	VIII
D.3	Schéma zapojení Control Boardu část 1	IX

D.4	Schéma zapojení Control Boardu část 2	X
D.5	Schéma zapojení Distributoru část 1	XI
D.6	Schéma zapojení Distributoru část 2	XII
D.7	Schéma zapojení Distributoru část 3	XIII
D.8	Schéma zapojení Distributoru část 4	XIV
D.9	Schéma zapojení Distributoru část 5	XV
D.10	Schéma zapojení Distributoru část 6	XVI
D.11	Schéma zapojení Distributoru část 7	XVII
E.1	Distributor – osazovací plán pro horní stranu	XIX
E.2	Distributor – osazovací plán pro dolní stranu	XX
E.3	Distributor – předloha pro výrobu plošného spoje horní vrstvy	XXI
E.4	Distributor – předloha pro výrobu plošného spoje dolní vrstvy	XXI
E.5	Control Board – osazovací plán pro horní stranu	XXII
E.6	Control Board – osazovací plán pro dolní stranu	XXIII
E.7	Control Board – předloha pro výrobu plošného spoje horní vrstvy	XXIV
E.8	Control Board – předloha pro výrobu plošného spoje dolní vrstvy	XXIV

Seznam tabulek

3.1	Základní specifikace vstupů a výstupů Control Boardu	10
3.2	Pravdivostní tabulka pro přepínání frekvenčního rozsahu	12
3.3	Pravdivostní tabulka pro přepínání banky útlumových článků	14
3.4	Požadavky na součástky	16
3.5	Úrovňový plán k vstupnímu obvodu – vstup X1	17
3.6	Úrovňový plán k vstupnímu obvodu – vstup X2	17
3.7	Úrovňový plán k bance útlumových článků	18
3.8	Úrovňový plán k řetězci zesilovačů V1 a V2	18
3.9	Úrovňový plán k obvodu frekvenčního násobiče	19
3.10	Úrovňový plán ke koncovému stupni s děličí výkonu	20
3.11	Vypočítané hodnoty rezistorů Π -článku	23
3.12	Zadání k výpočtu pracovního bodu	26
3.13	Výpočet hodnot pracovního bodu	26
3.14	Požadavky na konstrukci frekvenčního filtru	29
3.15	Určení řádu frekvenčního filtru	30
3.16	Parametry normované DP pro 5. řád – Čebyševova aproximace	30
3.17	Parametry normované DP pro 7. řád – Čebyševova aproximace	31
3.18	Hodnoty reálných součástí po odnormování	32
4.1	Naměřené hodnoty vstupů a výstupů na Control Boardu	34
4.2	Ověření funkce banky útlumových článků	35
4.3	Ověření funkce přepínání frekvenčního rozsahu	35
4.4	Výsledky k frekvenci 1 MHz pro vstup X2	42
4.5	Výsledky k frekvenci 5 MHz pro vstup X2	42
4.6	Výsledky k frekvenci 10 MHz pro vstup X2	42
4.7	Výsledky k frekvenci 20 MHz pro vstup X2	42
4.8	Frekvence 20 MHz s aktivním obvodem frekvenčního násobiče pro vstup X1	43

4.9	Frekvence 10 MHz pro vstup X1	44
4.10	Výsledky z měření banky útlumových článků	44
4.11	Výsledky z měření fázového šumu	46

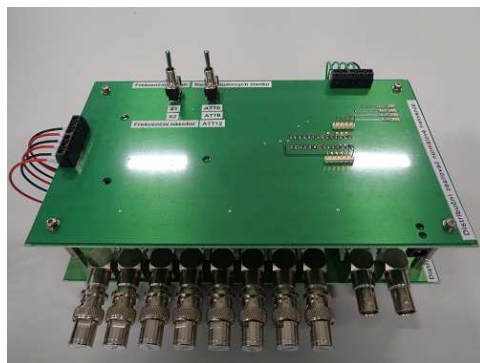
Kapitola 1

Úvod

Současná doba ještě více vyžaduje přesná měření, než kdy dříve v minulosti. Dnešní požadavky na přesnost se stále zvyšují, a proto je nutné zajistit nastavování a kalibrování měřicích přístrojů podle jednotně definovaného standardu. I jen mírně rozdílně nastavené přístroje mohou způsobit chyby při měření či případné nepřesnosti.

Tyto nepřesnosti lze eliminovat tak, že se použije k měření či kalibraci měřicích přístrojů zdroj přesného hodinového kmitočtu. Zdroj přesného hodinového kmitočtu se používá k synchronizaci měřicích přístrojů, synchronizace časových základen u osciloskopů, vysílačů, synchronizace radarových anténních polí nebo jako zdroj přesného referenčního signálu pro laboratoře při vývoji a testování (TR INSTRUMENTS, 2017). Zdroj hodinového kmitočtu či referenčního signálu bývá označován jako frekvenční normál (SCHMIEDEL, H., 2011). Mezi uživateli jsou nejčastěji využívány césiové, vodíkové a rubidiové frekvenční normály (WERNER, M., 2010). Frekvenční normál slouží jako zdroj přesného kmitočtu z frekvenčně stabilního oscilátoru. Nejčastěji používaný frekvenční rozsah je 1 až 20 MHz (ROHDE & SCHWARZ, 2018). Použitá frekvence z frekvenčního normálu bývá označována jako normálová frekvence.

Většinou ale jeden zdroj referenčního signálu pro měřicí přístroje z frekvenčního normálu nestačí a je nutné propojit více přístrojů mezi sebou a tím pádem je nutné využít distribuční zesilovač. Jeho hlavní funkcí je signál zesílit a přivést referenční signál na určité místo a na určitý počet měřicích přístrojů. Velkou výhodou (lepší spektrální čistota) a zároveň nevýhodou těchto zařízení je úzkopásmový frekvenční rozsah. Stan-



dardně se prodávají s frekvenčním rozsahem 5 až 10 MHz (TR INSTRUMENTS, 2017), jelikož se jedná o aktuálně nejpoužívanější frekvence. Možnost využívat v jednom měřicím přístroji širokopásmový i úzkopásmový frekvenční rozsah, jakožto dvě samostatné funkce, by určitě znamenalo velkou výhodu v porovnání se současným stavem. Další zápornou vlastností distribučních zesilovačů je pořizovací cena a prakticky žádná ochrana proti přebuzení na vstupu.

Cílem této práce je navrhnout distribuční zesilovač podobných vlastností, jako jsou stávající distribuční zesilovače normálových frekvencí na trhu. Zachován bude úzkopásmový frekvenční rozsah, ale i možnost využít širší kmitočtový rozsah. Dalším cílem je implementace ochrany proti přebuzení formou útlumových článků a také implementace frekvenčních filtrů.

Struktura této práce, která je napsána v $\text{\LaTeX} 2_{\epsilon}$ ¹ (SCHENK, C., 2009), je následující: Kapitola 2 shrnuje základní poznatky k distribučním zesilovačům a představuje vlastní návrh distribučního zesilovače normálové frekvence. V kapitole 3 jsou popsány návrhy jednotlivých desek a jejich modulů. Kapitola 4 popisuje základní výsledky z měření na jednotlivých deskách a celé sestavě. V přílohách A, B a C je uveden obsah příloženého CD, použitý software a časový plán absolventské práce. Předposlední příloha D obsahuje bloková a elektrická schémata. Poslední příloha E seznamuje čtenáře s návrhy desek plošných spojů.

¹ $\text{\LaTeX} 2_{\epsilon}$ je rozšíření systému \LaTeX , což je kolekce maker pro \TeX . \TeX je ochranná známka American Mathematical Society.

Kapitola 2

Distribuční zesilovače

V první části této kapitoly jsou popsány základní parametry distribučních zesilovačů, které lze nalézt na českém obchodním trhu. Další část kapitoly se zabývá principiálním popisem vlastního návrhu. První je popisován Control Board a poté Distributor. Popis je doplněn blokovým schématem desky Distributoru. Blokové schéma má za úkol znázornit a jednoduše shrnout jednotlivé signálové části do příslušných bloků, aby byl na první pohled snáze pochopitelný celý princip zařízení.

2.1 Základní parametry distribučních zesilovačů

Základní parametry distribučních zesilovačů normálových frekvencí byly vyčteny z datasheetů v online katalogu společnosti TR instruments, spol. s r. o.

Základním parametrem distribučního zesilovače je frekvenční rozsah. Frekvenční rozsah lze rozdělit na úzkopásmový nebo širokopásmový. Úzkopásmový frekvenční rozsah bude tedy pro jednu frekvenci. V současné době je nejrozšířenějším normálovým kmitočtem 10 MHz. Druhou možností je využití širokopásmového frekvenčního rozsahu o frekvenci 1 až 20 MHz. Souběžně širokopásmový a úzkopásmový frekvenční rozsah nebývá v distribučních zesilovačích často využíván.

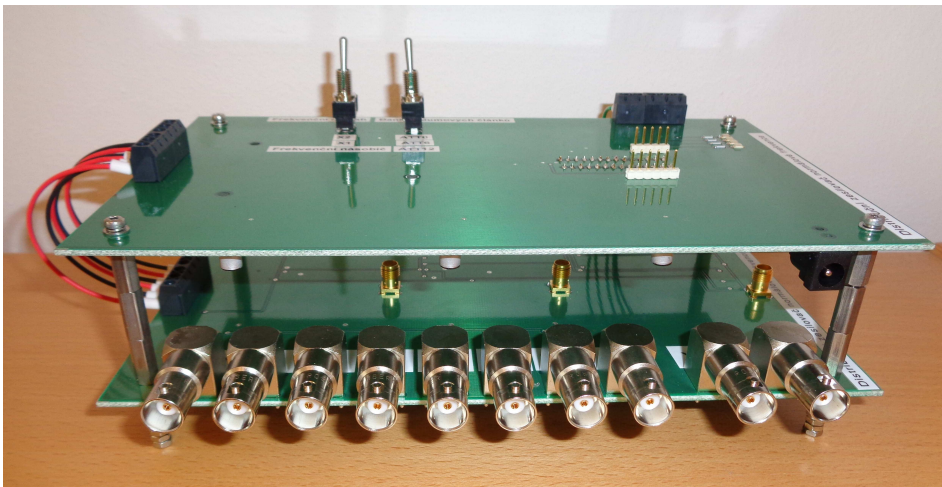
Vstupy jsou závislé na frekvenčních rozsazích, tzn. že jeden vstup je pro úzké spektrum frekvencí (důvodem je vyšší spektrální čistota) a druhý je širokopásmový. Většinou však bývá osazen pouze jeden vstup a závisí jenom na zákazníkovi, za který si nakonec zaplatí. Vstup je tvořen BNC konektory převážně s impedancí 50 ohmů. Vstupní signál je sinusový a jeho velikost je v rozmezí 0... +13 dBm.

Oproti vstupům nejsou výstupy nikterak frekvenčně závislé. Přesněji řečeno je frekvenční rozsah na výstupech širokopásmový. Výstupy jsou tvořeny také BNC konektory s impedancí 50 ohmů. Počet výstupů se může pohybovat v rozmezí 4 až 14. Většinou se standardně využívá 8 výstupních portů. Výstupní signál je též sinusový (tvar signálu na výstupu je závislý na tom, jaký signál je na vstupu). Výstupní signál má velikost v rozmezí +7...+15 dBm a napětí špička–špička (U_{PP}) se musí pohybovat v rozmezí +1,41...+3,55 V.

Při měření a ověřování správné činnosti distribučního zesilovače normálové frekvence je měřená velikost výstupního signálu uvedena v jednotkách dBm a napětí špička–špička U_{PP} [V]. Dále je prováděna kontrola tvaru výstupního signálu osciloskopem. Měření fázového šumu při frekvenci 10 MHz se běžně neprovádí, ale při vývoji a konstrukci v laboratořích je toto měření nezbytné.

2.2 Principiální popis návrhu distribučního zesilovače normálové frekvence

Distribuční zesilovač normálové frekvence je tvořen dvěma samostatnými deskami, které jsou spojeny jako celek v jeden modul. Tyto dvě desky jsou označeny jako Control Board a Distributor.



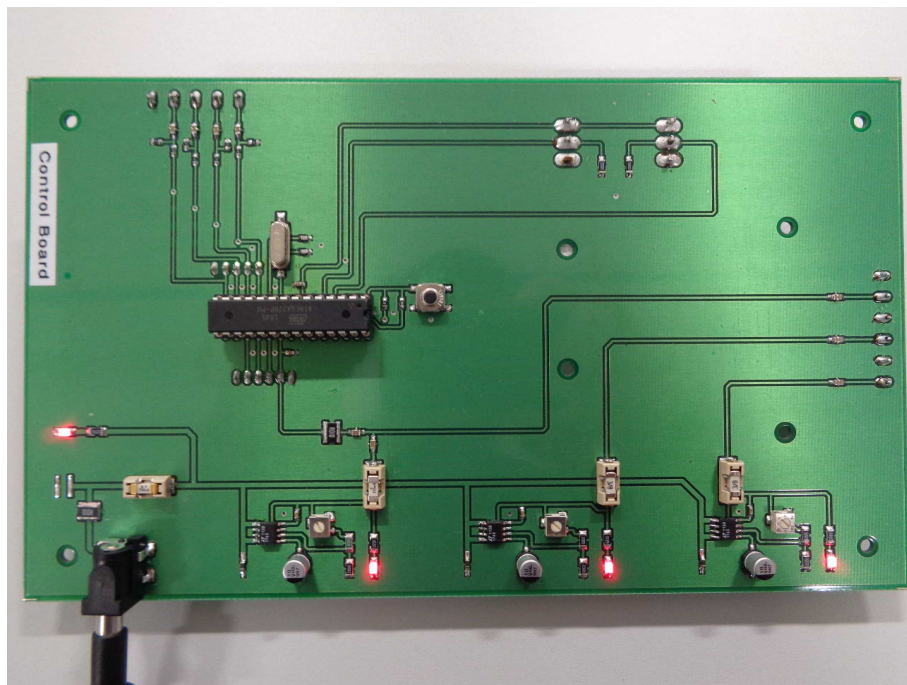
Obrázek 2.1: Distribuční zesilovač

Pro lepší představu je možné si prohlédnout navrhovanou sestavu distribučního zesilovače normálové frekvence na obrázku obr. 2.1 nebo na blokovém schématu celé sestavy v příloze D. Horní deska sestavy distribučního zesilovače na fotografii je Control Board a spodní deska je Distributor. Desky jsou navzájem oddělené několika distančními sloupky. Distanční šroubky slouží ještě jako nožky pro celou sestavu. Propojení obou desek je provedeno různobarevnými vodiči do svorkovnic, které jsou připájené do obou desek.

Následující podkapitoly jednoduše popisují funkce jednotlivých desek a jejich částí. Návrh a konstrukce k jednotlivým deskám jsou uvedeny v kapitole 3.

2.2.1 Control Board

Control Board (viz obr. 2.2) slouží jako ovladač a zároveň jako napájecí zdroj pro desku Distributor. Řídící funkce jsou nahrány v jednočipovém mikropočítači ATmega 328. Control Board umožňuje na Distributoru následující funkce: přepínání vstupů (X1 a X2), možnost aktivace frekvenčního násobiče a umožňuje řízení banky útlumových článků.

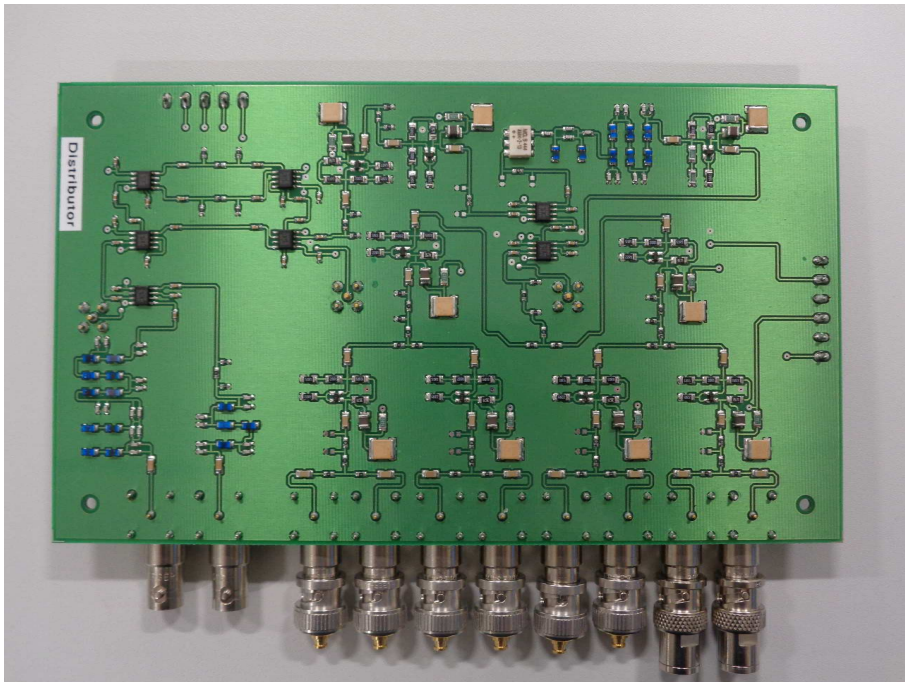


Obrázek 2.2: Control Board – horní strana

Napájecí zdroj se skládá celkem ze třech zdrojů. První zdroj slouží k napájení jedno-

čipového mikropočítače ATmega 328 a vysokofrekvenčních přepínačů osazených na Distributoru. Zbylé dva zdroje slouží k napájení vysokofrekvenčních zesilovačů.

2.2.2 Distributor



Obrázek 2.3: Distributor – dolní strana

Distributor (viz obr. 2.3) slouží k rozdělení a zesílení sinusového signálu z jednoho vstupu na celkem osm výstupů. Principiální funkce je znázorněna na blokovém schématu distributoru obr. D.2 v příloze D, kde jsou znázorněny všechny jednotlivé části v jednom celku. Distributor se skládá ze vstupního obvodu, banky útlumových článků, řetězce zesilovačů V1 a V2, obvodu frekvenčního násobiče a koncového stupně s děliči výkonu.

Distribuční zesilovač obsahuje celkem dva vstupy. Oba vstupy jsou osazeny BNC konektory s impedancí 50 ohmů, vstupní signál je sinusového tvaru a velikost amplitudy je v rozmezí 0...+13 dBm. Frekvenční rozsah se ale u každého vstupu liší. Vstup X1 je pro frekvenci 10 MHz. Tento úzkopásmový frekvenční rozsah zajistí lepší spektrální čistotu, jelikož je zde osazena horní a dolní propust v sérii. Spojením horní a dolní propusti se vytvoří pásmová propust. Vstup X2 je schopen pracovat ve frekvenčním rozsahu 1 až 50 MHz. Dolní propust s mezním kmitočtem 110 MHz odfiltruje všechny nežádoucí

vlivy pro vyšší frekvence. Přepínač K1 slouží k přepínání vstupního signálu mezi X1 nebo X2. Řízení je zajištěno z Control Boardu.

Pak následuje banka útlumových článků. Základním úkolem tohoto obvodu je zeslabit vstupní signál takovým způsobem, aby měl požadovanou úroveň. Jedná se o funkci, která spíná požadovaný útlumový článek. Útlumový článek spíná vždy dvojice přepínačů. Banka útlumových článků pracuje celkem ve třech režimech – bypass, útlumový článek 6 dB a útlumový článek 12 dB. Termínem bypass je myšlena přímá průchozí signálová cesta bez žádného útlumu, režim také bývá označován jako 0 dB.

Za bankou útlumových článků je osazen zesilovací řetězec (vysokofrekvenčních zesilovačů) v sérii složený ze dvou vysokofrekvenčních tranzistorů BFG540W, které nesou označení V1 a V2. V zesilovacím řetězci jsou mezi zesilovači umístěny útlumové články, které mají za cíl donastavovat úroveň zesílení v jednotlivých větvích.

Předposlední částí podle blokového schématu Distributoru obr. D.2 v příloze D je obvod frekvenčního násobiče. O aktivaci a deaktivaci tohoto obvodu se starají vysokofrekvenční přepínače K6 a K7. Obvod se skládá z frekvenčního násobiče U1, horní a dolní propusti a vysokofrekvenčního zesilovače. Primární funkcí je využití normálové frekvence 20 MHz pro další typy přístrojů. Obvod frekvenčního násobiče je aktivní, když frekvenční normál není schopen tuto frekvenci sám vyprodukovat nebo není jinak k dispozici. Aby byla zajištěna distribuce signálu o frekvenci 20 MHz je nutné tedy využít frekvenční násobič. Frekvenční násobič při frekvenci 10 MHz signál znásobí na frekvenci 20 MHz. Na výstupu frekvenčního násobiče však vznikají harmonické složky vedle nosného signálu přibližně na 10 MHz, 30 MHz a 40 MHz. Nežádoucí harmonické složky je nutné odstranit příslušnými filtry, které odfiltrují vše kromě nosného signálu, který je na frekvenci 20 MHz. Na výstupu U1 jsou implementovány filtry v sérii typu horní a dolní propust. Oba typy filtrů vytvoří v principu pásmovou propust. Bohužel velikost výstupního signálu na výstupu frekvenčního násobiče a filtrů je následně nedostatečná pro další zpracování a tudíž posledním prvkem celého obvodu frekvenčního násobiče je ještě vysokofrekvenční zesilovač, který signál zesílí na požadovanou úroveň.

Poslední částí je koncový stupeň s děličí výkonu. Hlavní myšlenkou je signál z jednoho zdroje několikrát rozdělit a následně zesílit. O rozdělení signálu se starají odporové děliče výkonu. Odporový dělič výkonu byl zvolen proto, jelikož je schopen pracovat v širokopásmovém frekvenčním rozsahu. Nevýhodou odporového děliče je jeho výkonová ztráta (útlum přibližně 6 dB). Výkonová ztráta na děličích výkonu je opět kompenzovaná vysokofrekvenčním zesilovačem. V principu tedy na výstupu vysokofrekvenčního přepínače K7 je umístěn první odporový dělič výkonu a z jedné větve se signál rozdělí

do dvou větví, ovšem s nižší velikostí úrovně signálu, než je tomu na vstupu. Na každé z větví odporového děliče se nachází vysokofrekvenční zesilovač a na jeho výstupu je umístěn opět odporový dělič výkonu. Celý tento postup osazování s děliči výkonu a vysokofrekvenčními zesilovači se opakuje, než je docílen požadovaný počet výstupů. Mezi odporové děliče výkonu a vysokofrekvenční zesilovače jsou osazeny útlumové články, které korigují požadovanou velikost výstupního signálu [dBm]. Požadovaná velikost signálu v jednotlivých místech Distributoru je dána úrovněm plánem v kapitole 3.2.1. Koncový stupeň obsahuje celkem 8 (X3 až X8) výstupních BNC portů s impedancí 50 ohmů, tvar výstupního signálu je sinusový a úroveň výstupního signálu je v rozmezí +7...+13 dBm.

Kapitola 3

Návrh distribučního zesilovače normálové frekvence

V této kapitole je popsán návrh desky Control Boardu a následně Distributoru. U desky Control Board jsou popsány její specifikace, řídicí obvod a firmware pomocí vývojového diagramu. Poslední částí popisu jsou napájecí zdroje.

U desky Distributoru je čtenář seznámen s úrovněm plánem. Dále je popsán návrh děliče výkonu a útlumových článků. Následně je zde uveden návrh vysokofrekvenčního zesilovače, odrušovacího obvodu a vazebních kondenzátorů. Poslední částí je návrh a popis frekvenčních filtrů, které jsou na desce osazeny.

3.1 Control Board

Složení a funkce Control Boardu byly vysvětleny v kapitole 2.2.1. V této kapitole jsou probrány přesné specifikace Control Boardu, návrh jednotlivých součástí, popsání všech provozních režimů a řídicího firmwaru na ovládání Distributoru. Schéma distributoru je na obr. D.3 a obr. D.4 v příloze D.

Aby bylo možné desky spojit v jedno zařízení či popřípadě vyhledávat závadu, je nutné znát vstupní a výstupní specifikace jednotlivých desek. Jako první byl navrhován Distributor, jelikož se jedná o srdce celého zařízení. Na základě vstupních a výstupních požadavků Distributoru byl proveden návrh desky Control Boardu. Nejprve bylo nutné navrhnout řídicí část, jelikož je nutné znát napájecí požadavky pro zdroje. Posledním aspektem konstrukce Control Boardu je návrh napájecích zdrojů.

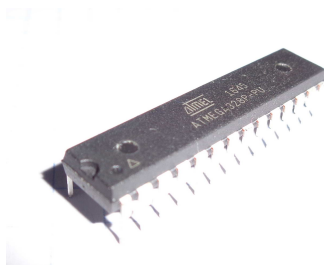
3.1.1 Základní specifikace

Základní specifikace jsou uvedeny v tab. 3.1. Informace uvedené v této kapitole slouží k zřehlednění velikostí napěťových hodnot a proudových odběrů na Control Boardu. Každý vlastní název signálu je přiřazen k příslušnému pinu (pozici). Proudové odběry byly odečteny ze stolního napájecího zdroje HMP4030 od společnosti Rohde & Schwarz.

Tabulka 3.1: Základní specifikace vstupů a výstupů Control Boardu

Název signálu	Označení pinu	Napájecí napětí	Proudový odběr
Vstupní napájení	J2	+15 ... +20 V	627 mA
EXT.VSTUP	X2.1	+2,1 ... +2,5 V	22 mA
VERDOPPLER_ON	X2.2	+2,1 ... +2,5 V	22 mA
ATT0_ON	X2.3	+2,1 ... +2,5 V	22 mA
ATT6_ATT12_ON	X2.4	+2,1 ... +2,5 V	22 mA
GND	X2.5	0 V	0 A
VCC_TEIL_1	X4.1	+15 V	365 mA
GND	X4.2	0 V	0 A
VCC_TEIL_2	X4.3	+15 V	284 mA
GND	X4.4	0 V	0 A
VDD	X4.5	+5 V	100 mA
GND	X4.6	0 V	0 A

3.1.2 Řídicí obvod



Obrázek 3.1: Mikropočítač ATmega 328

Srdcem řídicího obvodu je jednočipový mikropočítač ATmega 328, ve kterém je nahraný řídicí firmware. Firmware má za úkol plnit dvě funkce. Přesný popis firmwaru je v následující kapitole 3.1.3. Schéma řídicího obvodu je na obr. D.3 v příloze D. Popis řídicího obvodu je následující.

Napájení mikropočítače ATmega 328 je +5 V. Kryстал Q1 dodává hodinový signál pro ATmega 328. Tlačítko S1 má za úkol resetování řídicích funkcí, tzn., že řídicí firmware se nastaví do defaultního nastavení.

Tlačítko S2 přepíná režim frekvenčního rozsahu a tlačítko S3 ovládá banku útlumových článků. Výstupy z mikropočítače ATmega 328 označené jako EXT.VSTUP a VERDOPLER_ON slouží k ovládání režimu frekvenčního rozsahu. Další dvojice výstupních signálů ATT0_ON a ATT6_ATT12_ON slouží k přepínání banky útlumových článků. Všechny tyto zmíněné výstupy mají výstupní napětí 5 V a to je zredukováno pomocí napěťových děličů na cca 2,5 V. LED diody H1, H2, H3 a H4 slouží ke kontrole aktivního stavu na napájecích výstupech.

3.1.3 Firmware

Tato kapitola popisuje chování řídicího firmwaru formou vývojového diagramu, který graficky znázorňuje přesnou posloupnost činností v programu. Firmware má za cíl ovládat celkem dvě funkce. První funkce je řízení přepínání frekvenčního rozsahu a druhá funkce je přepínání útlumových článků v bance útlumových článků. Přesný popis těchto funkcí je v dalších podkapitolách 3.1.3.1 a 3.1.3.2.

Firmware byl napsán v programovacím jazyce Wiring (VODA, Z. a TÝM HW KITCHEN, 2017). Programování bylo uskutečněno v Arduinu Unu.

3.1.3.1 Přepínání frekvenčního rozsahu

První vývojový diagram, který je na obr. 3.2, popisuje přepínání frekvenčního rozsahu. Tím je myšleno přepínání vstupů X1, X2 a využití frekvenčního násobiče. Vstupy X1 a X2 se přepínají, jelikož každý je určen pro jinou vstupní frekvenci. Popis řídicího algoritmu je následující.

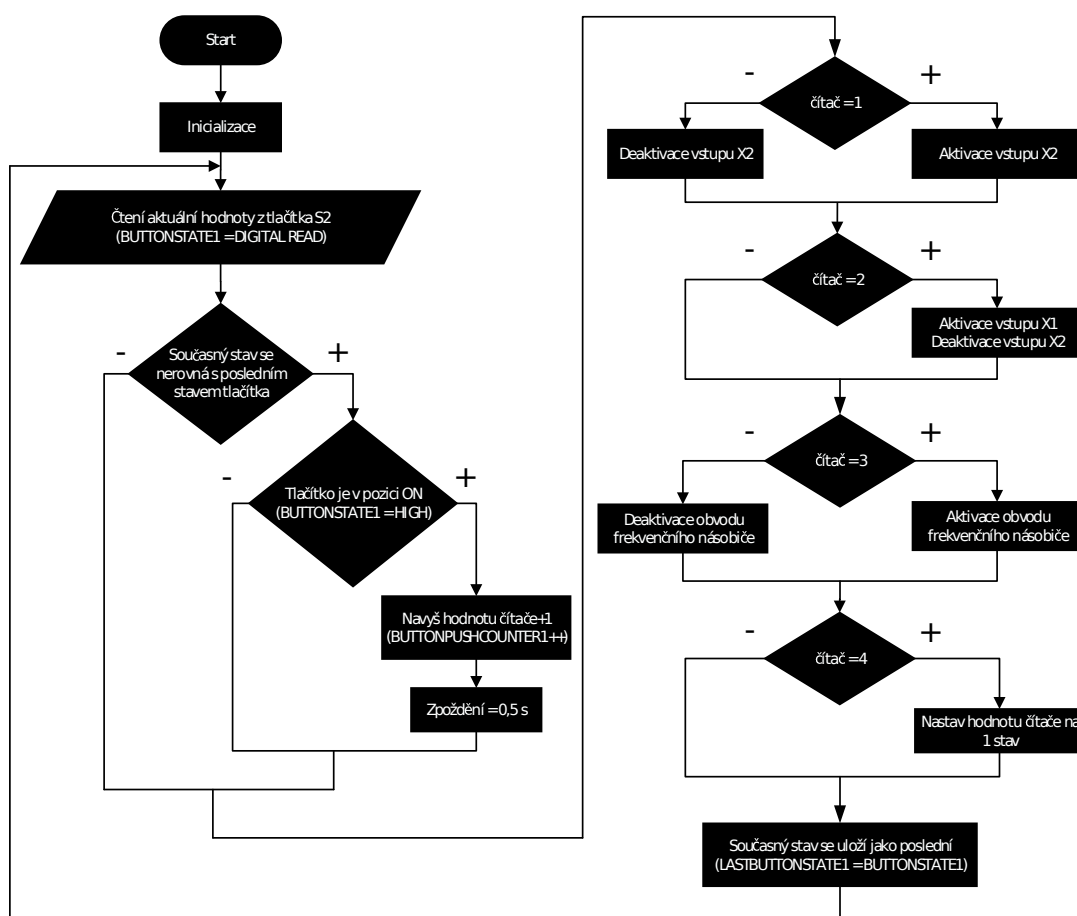
Při zapnutí napájení dojde k inicializaci, tzn. načtení vstupů a výstupů a základního nastavení. K přepínání a zároveň změně stavu se používá tlačítko S2. Algoritmus tedy pracuje na základě porovnání mezi aktuální a předchozí hodnotou při zmáčknutí tlačítka S2. O detekci stavu se stará čítač, který je nadefinován v algoritmu. Při každém zmáčknutí tlačítka S2 dojde k navýšení hodnoty čítače o jeden stav a zároveň je v algoritmu přidáno zpoždění 0,5 sekundy, které by mělo odstranit zákmit, jež vznikají na mechanických tlačítkách.

Dále pak každá hodnota (stav) čítače obsahuje svoje podmínky, které mají za úkol aktivaci nebo deaktivaci daného výstupu. Při první a druhé hodnotě (stavu) čítače dochází k přepínání vstupů X2 a X1. Ve třetím stavu se pak aktivuje obvod frekvenčního násobiče. Když je hodnota čítače rovna čtvrtému stavu, tak se nastaví čítač zpět na první stav a celý cyklus se bude opakovat.

Na výstupech mikropočítače ATmega328 je pak logická 1 nebo 0 (2,5 V nebo 0 V). Pro ovládání tohoto algoritmu jsou využity výstupy z ATmegy 328, které byly účelně označeny jako EXT.VSTUP a VERDOPLLER_ON (název signálu podle účelu). Pravdivostní tab. 3.2 obsahuje přesné přepínací údaje pro každou hodnotu (stav) čítače, funkci a jakou logickou hodnotu mají výstupní signály.

Tabulka 3.2: Pravdivostní tabulka pro přepínání frekvenčního rozsahu

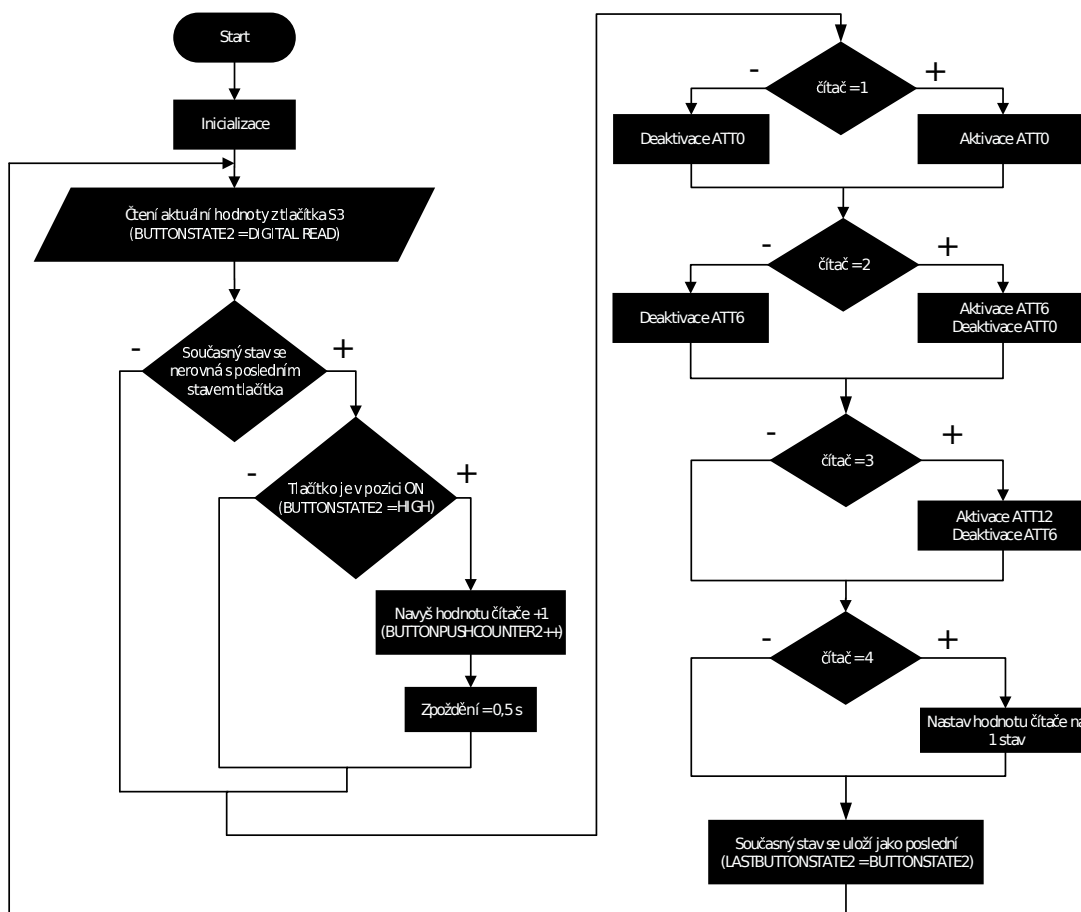
Funkce	Čítač	Název signálu na výstupu mikropočítače	
		EXT.VSTUP	VERDOPLLER_ON
X2	1	1	0
X1	2	0	0
X1 a frekvenční násobič	3	0	1



Obrázek 3.2: Vývojový diagram pro řízení frekvenčního rozsahu

3.1.3.2 Přepínání útlumů v bance útlumových článků

Druhý vývojový diagram, který je na obr. 3.3, popisuje přepínání útlumových článků v bance útlumových přepínačů. Účelem je přepínat útlumové články 0 dB, 6 dB a 12 dB. Popis řídicího algoritmu je následující.



Obrázek 3.3: Vývojový diagram pro řízení banky útlumových článků

Při zapnutí napájení dojde k inicializaci, tzn. načtení vstupů a výstupů a základního nastavení. K přepínání a zároveň změně stavu se používá tlačítko S3. Algoritmus tedy pracuje na základě porovnání mezi aktuální a předchozí hodnotou při zmáčknutí tlačítka S3. O detekci stavu se stará čítač, který je nadefinován v algoritmu. Při každém zmáčknutí tlačítka S3 dojde k navýšení hodnoty čítače o jeden stav a zároveň je v algoritmu přidáno zpoždění 0,5 sekundy, které by mělo odstranit zákmit, které vznikají na mechanických tlačítkách.

Dále pak každá hodnota (stav) čítače obsahuje svoje podmínky, které mají za úkol aktivaci nebo deaktivaci daného výstupu. Při prvním až třetím stavu čítače se prostřídají

útlumové články 0 dB, 6 dB a 12 dB. Když je hodnota čítače rovna hodnotě čtvrtého stavu, tak se nastaví čítač zpět na první stav a celý cyklus se bude opakovat.

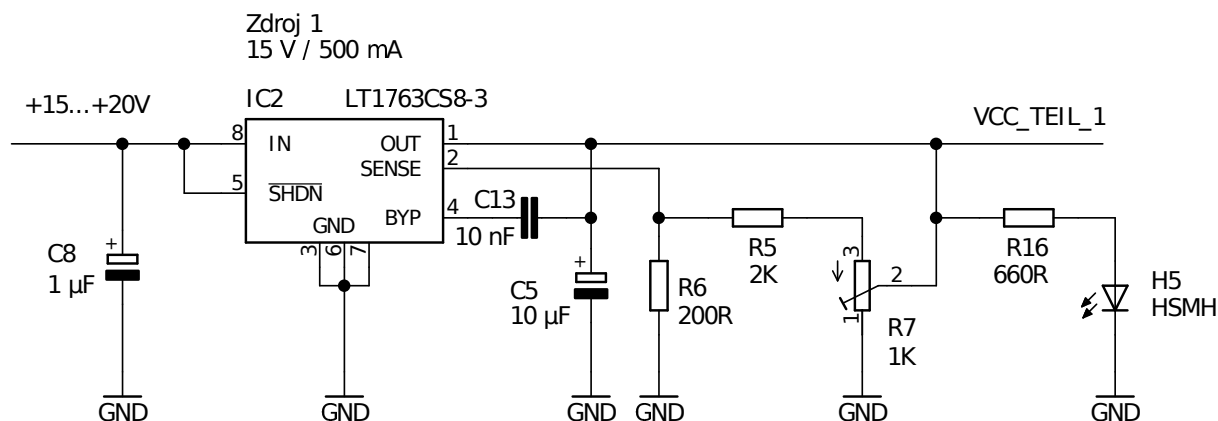
Na výstupech mikropočítače ATmega328 je pak logická 1 nebo 0 (2,5 V nebo 0 V). Pro ovládání tohoto algoritmu jsou využity výstupy z ATmegy 328 s označením ATT0_ON a ATT6_ATT12_ON. Pravdivostní tab. 3.3 obsahuje přesné přepínací údaje pro každou hodnotu (stav) čítače, funkci a jakou logickou hodnotu mají výstupní signály.

Tabulka 3.3: Pravdivostní tabulka pro přepínání banky útlumových článků

Funkce	Čítač	Název signálu na výstupu mikropočítače	
		ATT0_ON	ATT6_ATT12_ON
ATT0	1	1	0
ATT6	2	0	1
ATT12	3	0	0

3.1.4 Napájecí zdroje

Napájecí zdroje č. 1, č. 2 a č. 3 jsou součástí Control Boardu. Napájecí zdroje č. 1 a č. 2 mají za úkol dodávat napájecí napětí +15 V pouze pro Distributor, a to konkrétně pro vysokofrekvenční zesilovače V1 až V9. Napájecí zdroj č. 3 má za úkol dodávat napájecí napětí +5 V nejen pro Control Board, ale zároveň i pro Distributor. Přesné výstupní specifikace s názvy konkrétních signálů jsou součástí tabulky 3.1 v kapitole 3.1.1.



Obrázek 3.4: Ukázka napájecího zdroje č. 1

Vstupní napájení je v rozmezí +15 až +20V na konektoru J2. Při prvotních experimentech byl použit stolní napájecí zdroj HMP4030, jelikož na laboratorním zdroji lze snáze vyčítat proudové odběry. Později byl však využit AC/DC napájecí adaptér s označením BPI060S105 (vstupní AC napětí je +230 V a výstupní DC napětí +15,75 V).

Vstupní napájecí napětí jde od J2 dále pak přes pojistku F4 na tři napájecí zdroje a každý je osazen integrovaným stabilizátorem napětí LT1763. Integrovaný napěťový stabilizátor LT1763 pracuje v rozsahu +1,8 až +20V s maximálním proudovým odběrem do 500 mA.

Při návrhu obvodu stabilizátoru se vychází podle doporučeného zapojení z datasheetu. Pro lepší představu obr. 3.4 ukazuje napájecí zdroj č. 1 s integrovaným stabilizátorem napětí LT1763, který je zapojen podle doporučeného zapojení z datasheetu (LINEAR TECHNOLOGY CORPORATION, 1999).

Napájecí zdroje se skládají ze stabilizátorů LT1763. Dále pak rezistorů R2, R3, R4, R5, R6, R7, R8, R9, které slouží k nastavení a regulaci výstupního napětí v rozsahu +15 až +20 V s maximálním proudovým odběrem do 500 mA. Kondenzátory C5, C6, C7, C8, C9 a C10 slouží k eliminaci nežádoucích kmitů (BEZDĚK, M., 2006). Červené LED diody H5, H6 a H7 slouží k indikaci správného fungování. Součástí obvodu jsou pojistky F1, F2 a F3. EMI filtry Z1, Z2, Z3 a Z4 slouží k odstranění vysokofrekvenčního rušení, které se přenáší do napájecích větví od vysokofrekvenčních zesilovačů nebo prepínačů (SVAČINA, J., 2001).

3.2 Distributor

Tato kapitola se zabývá podrobným návrhem a popisem desky s označením Distributor. Základní informace byly vysvětleny v kapitole 2.2.2.

V první řadě je čtenář seznámen s úroňovým plánem. Dále jsou pak vysvětleny postupy vytváření jednotlivých obvodů a komponent tak, aby bylo možné sestavit elektrické schéma.

Kapitola obsahuje návrh děličů výkonu, popis a vytvoření útlumových článků, návrh vysokofrekvenčního zesilovače osazeného tranzistorem BFG540W a v neposlední řadě frekvenční filtry typu horní a dolní propust.

3.2.1 Úrovňový plán

Před sestavováním elektrického schématu je nutné sestavit blokové schéma Distributoru a následně se sestaví k blokovému schématu úrovňový plán formou tabulky nebo se hodnoty zapisují přímo do blokového schématu. Úrovňový plán v podstatě popisuje přibližnou velikost signálu na určených pozicích, určuje požadavky na součástky a jednotlivé moduly.

Na základě úrovňového plánu a blokového schématu se pak navrhují všechny potřebné obvody a hledají se vhodné součástky v katalogích. V případě nereálnosti požadavků při vývoji a konstrukci dochází k dodatečným úpravám, změnám a přepočítávání hodnot velikosti signálu v úrovňovém plánu. Vytvoření úrovňového plánu se provádí tak, že se sčítají nebo odečítají jednotlivé složky velikostí signálů podle typu využitých obvodů (např. zesilovač, útlumový článek atd.).

První věcí při návrhu je sestavit přibližný požadavek na součástky či moduly. Následující tab. 3.4 popisuje požadavky na velikost signálu pro jednotlivé součástky či moduly použité v blokovém schématu D.2 v příloze D.

Tabulka 3.4: Požadavky na součástky

Součástka nebo modul	Velikost signálu [dB]
Vysokofrekvenční přepínače K1 až K7	-0,7 až -1
Frekvenční filtry – horní nebo dolní propust (HP, DP)	-1,5 až -3
Útlumový článek ATT0	0
Útlumový článek ATT1	-1
Útlumový článek ATT6	-6
Útlumový článek ATT8	-8
Útlumový článek ATT12	-12
Vysokofrekvenční zesilovače V1, V2, V4 až V9	+13,5
Vysokofrekvenční zesilovač V3	+16
Frekvenční násobič U1	-11 až -14
Dělič výkonu	-6

Konečnou fází návrhu je přepočítání úrovňového plánu, provedené na základě požadavků na součástky. Úrovňový plán byl rozdělen na více částí podle jednotlivých obvodů.

První částí návrhu je stanovení úrovňového plánu pro vstupní obvod. Vstupní obvod se skládá ze dvou větví, které jsou přepínány vysokofrekvenčním přepínačem K1. Pro první

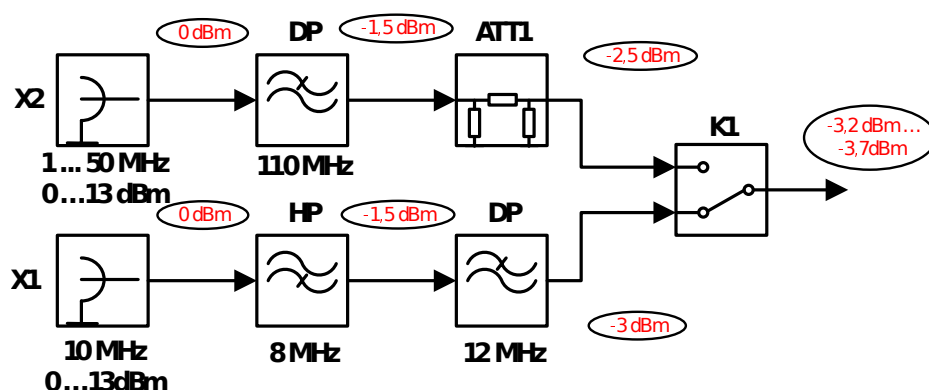
větev (vstup X1) je přepočítaný úroňový plán v tab. 3.5 a pro druhou větev (vstup X2) je přepočítaný úroňový plán v tab. 3.6. Obě větve ve vstupním obvodu jsou koncipovány tak, aby na výstupu K1 byla přibližně stejná velikost výstupního signálu, a tím by neměly vznikat rozdíly na výstupech X3 až X10. Úroňový plán pro vstupní obvod je uveden v blokovém schématu na obr. 3.5.

Tabulka 3.5: Úroňový plán k vstupnímu obvodu – vstup X1

Pozice	Velikost signálu [dBm]
X1	0
Výstup frekvenčního filtru typu horní propusti	-1,5
Výstup frekvenčního filtru typu dolní propusti	-3
K1.OUT	-3,7

Tabulka 3.6: Úroňový plán k vstupnímu obvodu – vstup X2

Pozice	Velikost signálu [dBm]
X2	0
Výstup frekvenčního filtru typu dolní propusti	-1,5
ATT1.OUT	-2,5
K1.OUT	-3,2



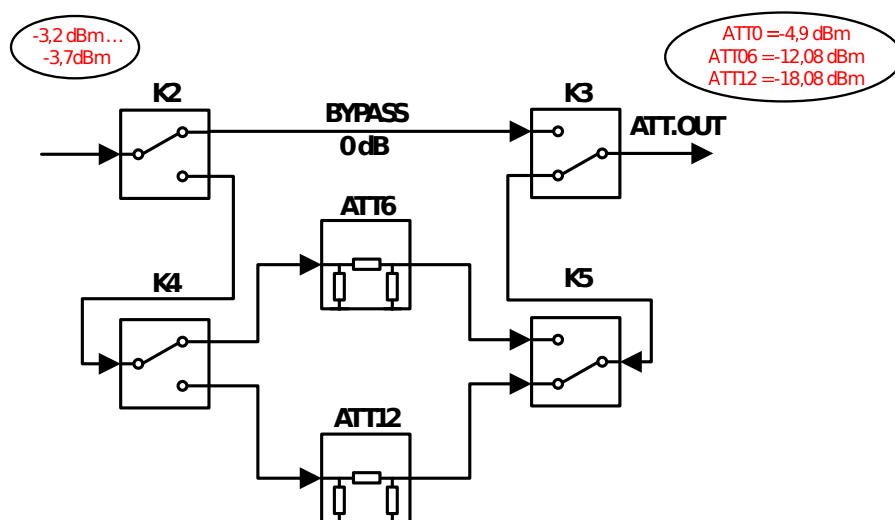
Obrázek 3.5: Blokové schéma vstupního obvodu

Druhou částí návrhu je stanovení úroňového plánu pro banku útlumových článků. Banka útlumových článků se skládá ze třech větví, které jsou přepínány vysokofrekvenčními přepínači K2, K3, K4 a K5. Společným výstupem pro všechny tři větve je vysoko-

frekvenční přepínač K3. Následující tab. 3.7 obsahuje plán výstupní úrovně pro všechny tři větve. Úroňový plán je zakreslen v blokovém schématu na obr. 3.6.

Tabulka 3.7: Úroňový plán k bance útlumových článků

Pozice	Velikost signálu [dBm]
ATT0_K3.OUT	-4,9
ATT6_K3.OUT	-12,08
ATT12_K3.OUT	-18,08

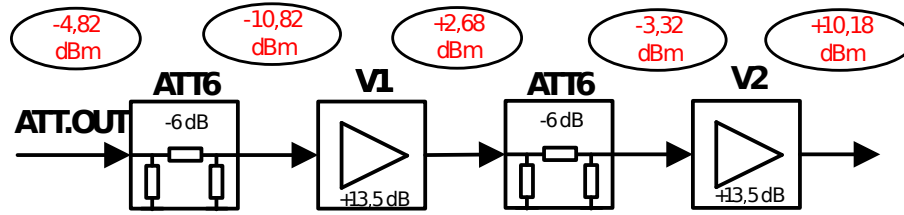


Obrázek 3.6: Blokové schéma banky útlumových článků

Třetí částí návrhu je stanovení úroňového plánu pro řetězec zesilovačů V1 a V2. Úroňový plán popisuje jednu větev, viz tab. 3.8 a vyobrazení na blokovém schématu obr. 3.7.

Tabulka 3.8: Úroňový plán k řetězci zesilovačů V1 a V2

Pozice	Velikost signálu [dBm]
ATT.OUT	-4,82
ATT6.OUT	-10,82
V1.OUT	+2,68
ATT6.OUT	-3,32
V2.OUT	+10,18
K6.OUT	+9,48

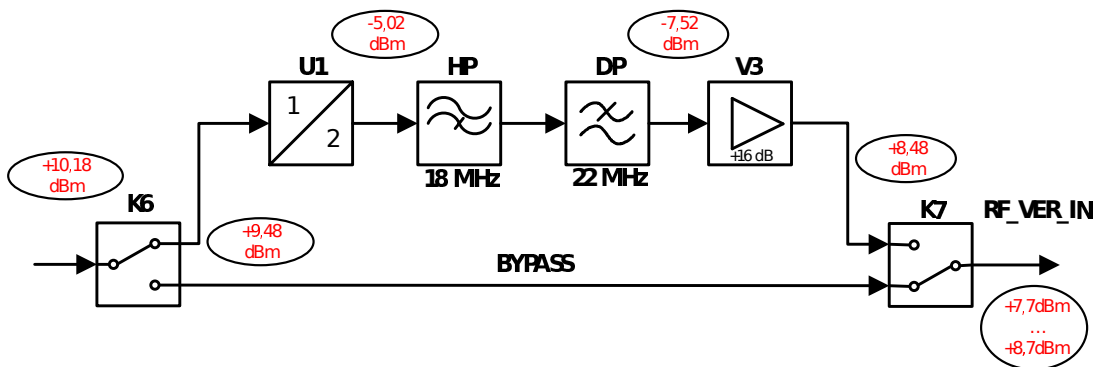


Obrázek 3.7: Blokové schéma řetězce zesilovačů

Čtvrtou částí návrhu je stanovení úroňového plánu pro obvod frekvenčního násobiče. Jedná se o dvě větve, které jsou přepínány vysokofrekvenčními přepínači K6 a K7. Následující tab. 3.9 obsahuje plán výstupní úroňe pro obě větve a vyobrazení na blokovém schématu obr. 3.8.

Tabulka 3.9: Úroňový plán k obvodu frekvenčního násobiče

Pozice	Velikost signálu [dBm]
U1.OUT	-5,02
Frekvenční filtry – horní a dolní propust (HP, DP)	-7,52
V3.OUT	+8,48
K7.OUT	+7,7 až +8,7

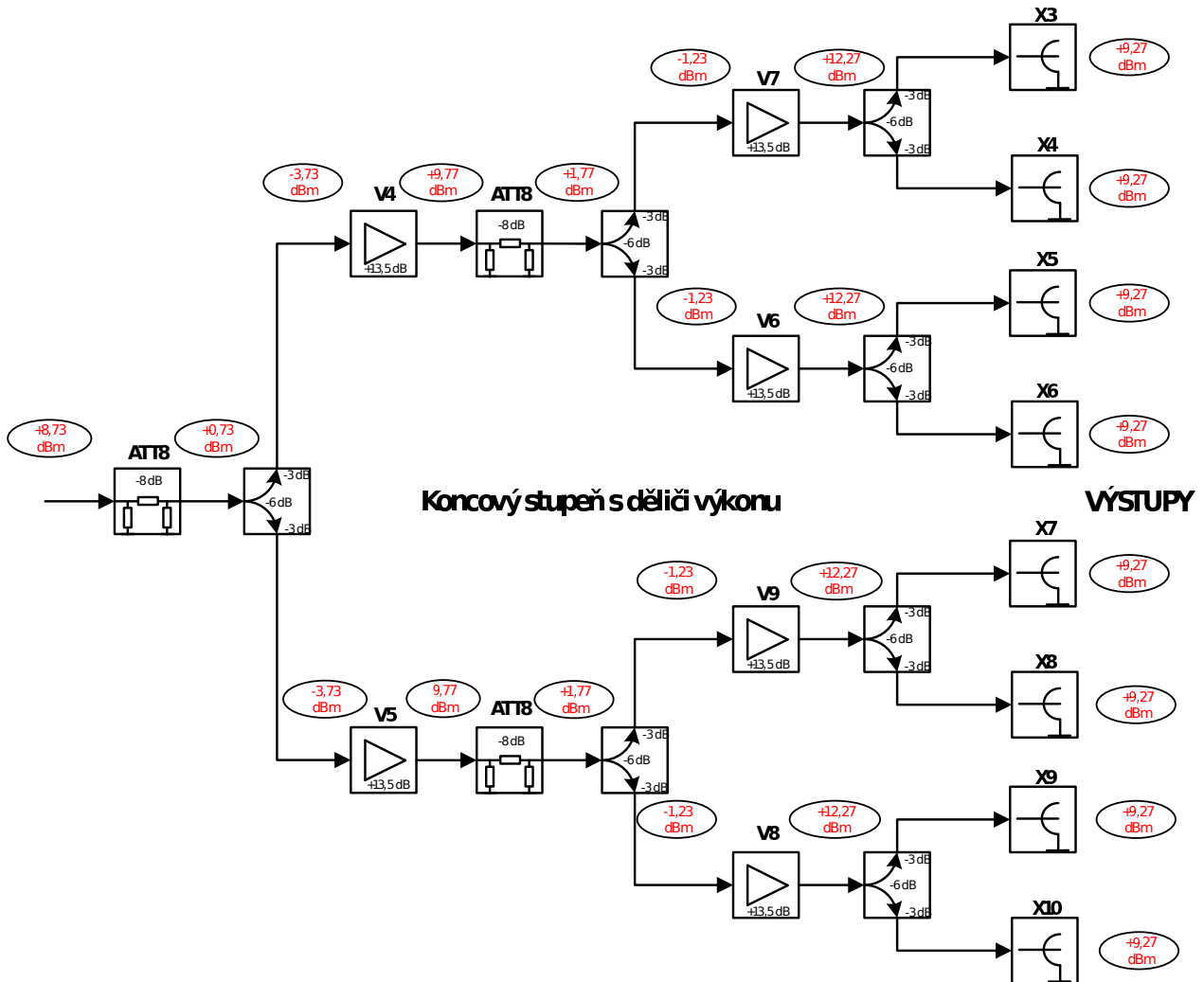


Obrázek 3.8: Blokové schéma frekvenčního násobiče

Poslední částí návrhu je stanovení úroňového plánu pro koncový stupeň s děliči výkonu. Jedná se o jednu větev, která je za pomoci děličů výkonu rozdělena symetricky na 8 výstupů. Následující tab. 3.10 obsahuje úroňový plán pro koncový stupeň a blokové schéma koncového stupně s děliči výkonu. Na obr. 3.9 je vyobrazena celá struktura koncového stupně s děliči výkonu s implementovaným úroňovým plánem.

Tabulka 3.10: Úrovnňový plán ke koncovému stupni s děliči výkonu

Pozice	Velikost signálu [dBm]
ATT8.OUT	+0,73
Dělič výkonu	-3,73
V4.OUT a V5.OUT	+9,77
ATT8.OUT	+1,77
Děliče výkonu	-1,23
V6.OUT až V9.OUT	+12,27
X3 až V10	+9,27

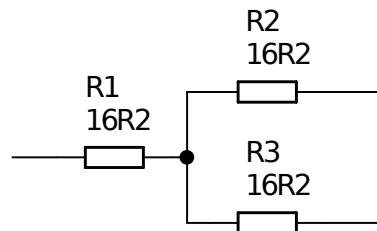


Obrázek 3.9: Blokové schéma s úrovnňovým plánem ke koncovému stupni s děliči výkonu

Ověření splnění úroňového plánu se provádí na testovacích SMA konektorech X12, X13 a X14. Poslední test splnění úroňového plánu lze provádět libovolně na výstupech X3 až X10, jelikož konstrukce koncového stupně je symetrická a tudíž nezáleží, jaký výstup se vybere. Výstupní úroveň na všech výstupech musí být přibližně stejná.

3.2.2 Návrh děliče výkonu (rozbočovače)

Děliče výkonu (obr. 3.10) slouží k dělení vysokofrekvenčního signálu z jednoho vstupu na vícero výstupů podle potřeby. Principiálně se signál dělí symetricky do všech výstupů (HOFFMANN, I. a HUDEC, P., 2009). V tomto konkrétním případě je navrhován dělicí poměr 1:2.



Obrázek 3.10: Odporový dělič výkonu

Na desce Distributoru je využíván dělič výkonu rezistorový, jelikož je možno jej využít v širokém frekvenčním spektru (RAIDA, Z., 2010). Nevýhodou odporového děliče je jeho rozbočovací útlum, který činí přibližně 6,5 dB (HOFFMANN, I. a HUDEC, P., 2009). Vyšší útlum signálu je kompenzován více zesilovači v obvodu.

Pro výpočet odporového děliče výkonu platí vztah (3.1), kde R_1 , R_2 a R_3 jsou rezistory v děliči výkonu, Z_0 je charakteristická impedance (nejčastěji 50 ohmů). Distribuční zesilovač normálové frekvence pracuje s impedancí 50 ohmů, čili tuto impedanci dosadíme do vztahu (3.1) a tím získáme hodnoty všech tří rezistorů.

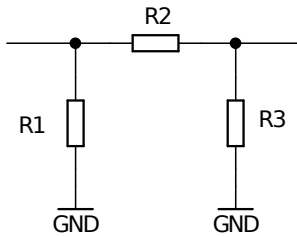
$$R_1 = R_2 = R_3 = Z_0/3 \quad (3.1)$$

$$R_1 = R_2 = R_3 = 50/3 = 16,66 \Omega$$

Výsledná hodnota má pouze informativní charakter a podle katalogu je nejbližší reálná hodnota rovna 16,2 ohmů pro SMD s pouzdrem 0603.

3.2.3 Útlumové články

Útlumové články mají za cíl zeslabit signálovou úroveň (HOFFMANN, I. a HUDEC, P., 2009) o určitou požadovanou hodnotu. Na desce Distributoru jsou útlumové články využívány za účelem úpravy hodnoty signálové úrovně (viz kapitola 3.2.1 Úrovňový plán). V návrhu distribučního zesilovače normálové frekvence je využito pevného (nepřeladitelného) útlumového článku, který má strukturu Π -článku (viz obr. 3.11). Název Π -článek je odvozen podle jeho konstrukce, která připomíná písmeno řecké abecedy Π .



Obrázek 3.11: Útlumový článek – struktura Π -článku

Na desce Distributoru je využito celkem 5 druhů útlumových článků, které nesou označení ATT0, ATT1, ATT6, ATT8 a ATT12. První tři písmena v názvu jsou zkratkou k anglickému slovu attenuator (útlumový článek) a číslice je označení hodnoty útlumu signálu.

Útlumový článek ve struktuře Π (viz obr. 3.11) obsahuje celkem tři rezistory. Hodnoty rezistoru R_1 , R_2 a R_3 pro každý zvolený útlum lze stanovit několika způsoby: podle tabulek, výpočet podle vzorců (HAMMER, M., 2015) nebo pomocí příslušného softwaru (např. program RFSim99).

Pro návrh byla zvolena metoda formou výpočtu rezistorů R_1 , R_2 a R_3 . Nejprve se musí vypočítat rezistor R_2 a pak lze dopočítat rezistory R_1 a R_3 . Pro výpočet rezistorů lze použít vztahy (3.2), (3.3) a (3.4), kde Z_{in} [Ω] je požadovaná vstupní impedance, Z_{out} [Ω] znamená požadovanou výstupní impedanci a L [dB] je požadovaná hodnota útlumu.

$$R_2 = \frac{1}{2} \left(10^{L/10} - 1 \right) \sqrt{\frac{Z_{in} Z_{out}}{10^{L/10}}} \quad (3.2)$$

$$R_1 = \frac{1}{\frac{10^{L/10} + 1}{Z_{in}(10^{L/10} - 1)} - \frac{1}{R_2}} \quad (3.3)$$

$$R_3 = \frac{1}{\frac{10^{L/10} + 1}{Z_{\text{out}}(10^{L/10} - 1)} - \frac{1}{R_2}} \quad (3.4)$$

Dosažením do vztahů (3.2), (3.3) a (3.4) byly vypočítány všechny hodnoty rezistorů pro útlumy 0 dB, 1 dB, 6 dB, 8 dB a 12 dB. Výsledky jsou zaneseny v tab. 3.11 a jejich ověření bylo provedeno v programu RFSim99.

Tabulka 3.11: Vypočítané hodnoty rezistorů Π -článku

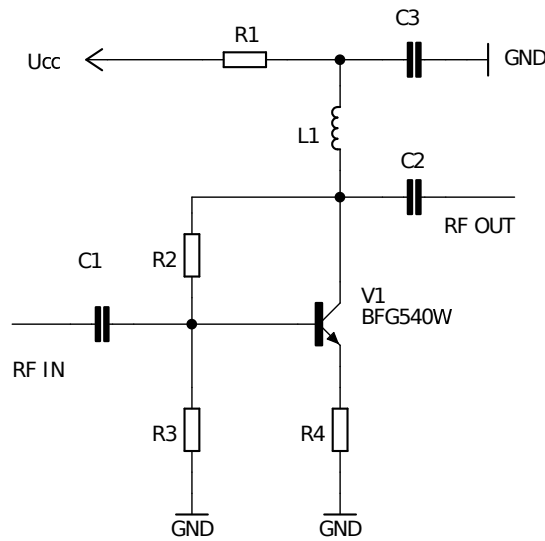
Požadovaný útlum [dB]	Hodnoty rezistorů		
	R_1 [Ω]	R_2 [Ω]	R_3 [Ω]
0	–	0	–
1	869,54	5,76	869,54
6	150,47	37,35	150,47
8	116,14	52,84	116,14
12	83,54	93,24	83,54

3.2.4 Návrh vysokofrekvenčních zesilovačů

Vysokofrekvenční zesilovač má za úkol zesílit signálovou úroveň v určitém kmitočtovém spektru. Deska Distributoru je osazena celkem 8 vysokofrekvenčními zesilovači s tranzistorem BFG540W (NXP SEMICONDUCTORS, 2000). Na desce Distributoru jsou osazeny dva typy zesilovačů. Tím je myšleno nastavení pracovního bodu (FROHN, M. et al., 2006).

Vysokofrekvenční zesilovače V1, V2 a V4 až V9 mají hardwarovou konstrukci navrženou pro zesílení přibližně +13 dB. Vysokofrekvenční zesilovač V3 má hardwarovou konstrukci navrženou pro zesílení přibližně +16 dB. Využití stejné konstrukce (návrh pracovního bodu) a stejného typu zesilovače umožňuje lepší předvídatelnost při zapojení v celém obvodu.

Pro návrh zesilovače, který je na obr. 3.12 bylo zvoleno zapojení tranzistoru se společným emitorem a stabilizace pracovního bodu je uskutečněna pomocí napěťové záporné zpětné vazby (FROHN, M. et al., 2006). Základní zapojení na obr. 3.12 se skládá ze čtyř rezistorů R_1 až R_4 [Ω], třech kondenzátorů C_1 až C_3 [F] a cívky L_1 [H].



Obrázek 3.12: Vysokofrekvenční zesilovač

Rezistory R_2 , R_3 a R_4 slouží k nastavení a stabilizaci pracovního bodu (BEZDĚK, M., 2006). Rezistory R_2 a R_3 přesněji slouží jako dělič napětí, který dodává potřebné předpětí na bázi tranzistoru BFG540W. Rezistor R_4 je emitorový rezistor, který zároveň slouží k nastavení velikosti zesílení. Rezistor R_1 je kolektorový rezistor. Kondenzátory C_1 a C_2 jsou známy jako vazební kondenzátory, které zabraňují průchodu stejnosměrného napětí do zbytku obvodu. Cívka L_1 a kondenzátor C_3 mají za úkol vytvořit oddělení (filtr) vysokofrekvenční části od napájecí větve, aby nedocházelo k pronikání vysokofrekvenčního signálu do napájecí větve (VÁGNER, P., 2013).

3.2.4.1 Návrh a nastavení pracovního bodu

Návrh stabilizace pracovního bodu je dán následujícími vztahy. Vztah (3.5) slouží k vypočítání potřebného napájecího napětí U_{CC} [V], kde U_{CE} [V] je napětí kolektor–emitor.

$$U_{CC} = 2U_{CE} \quad (3.5)$$

Vztahy (3.6) a (3.7) se používají pro výpočet procházejícího proudu na bázi I_B [mA] a děličů napětí I_Q [mA]. I_C [mA] udává proud procházejícím kolektorem a h_{fe} [-] je znám jako proudový zesilovací činitel.

$$I_B = \frac{I_C}{h_{fe}} \quad (3.6)$$

$$I_Q = 2I_B \quad (3.7)$$

Vztahy (3.8), (3.9), (3.10) a (3.11) slouží k určení hodnot rezistorů R_E [Ω] (emitorový rezistor), R_C [Ω] (kolektorový rezistor), R_2 [Ω] (část děliče napětí) a R_3 [Ω] (část děliče napětí). U_{RE} [V] udává napětí na emitorovém rezistoru a U_{BE} [V] je napětí báze–emitor.

$$R_E = R_4 = \frac{U_{RE}}{I_C} \quad (3.8)$$

$$R_C = R_1 = \frac{U_{CC} - U_{CE} - U_{RE}}{I_C} \quad (3.9)$$

$$R_2 = \frac{U_{CE} - U_{BE} - U_{RE}}{I_Q + I_B} \quad (3.10)$$

$$R_3 = \frac{U_{RE} + U_{BE}}{I_Q} \quad (3.11)$$

Poslední dva vztahy (3.12) a (3.13) slouží k přibližnému výpočtu zesílení (zisku) zesilovače, kde druhý vztah (3.13) je nejdůležitější, jelikož je vyjádřen v logaritmických jednotkách, aby zesílení (zisk) A_u bylo vyjádřeno v decibelech [dB]. Zisk zesilovače nebo tranzistoru bývá právě v datascheetech uváděn také v decibelech se symbolem $|s_{21}|^2$ [dB]. Vztah (3.13) je důležitý atribut pro hledání ideální hardwarové konfigurace.

$$A_u = -\frac{R_C}{R_E} = -\frac{R_1}{R_4} \quad (3.12)$$

$$A_u = 20 \log \left(\frac{R_C}{R_E} \right) = 20 \log \left(\frac{R_1}{R_4} \right) \quad (3.13)$$

Požadavkem na návrh obou typů zesilovačů je, aby první typ zapojení zesilovače s tranzistorem BFG540W měl zesílení A_u [dB] přibližně 13 dB a druhý typ zapojení zesilovače měl přibližně 16 dB. Následující tab. 3.12 obsahuje potřebné informace k uskutečnění výpočtu pracovního bodu zesilovače, kde napětí báze–emitor U_{BE} [V], napětí kolektor–emitor U_{CE} [V], proudový zesilovací činitel h_{fe} [-] a proud I_C [mA] byly zvoleny a vyčteny podle datasheetu k tranzistoru BFG540W. Hodnota napětí emitorového rezistoru U_{RE} [V] byla zvolena na základě experimentování tak, že byla postupně měněna v rozmezí 0 až 3 V tak, aby zisk zesilovače A_u [dB] splňoval požadavek. Experimentování proběhlo v programu Matlab formou skriptu.

Tabulka 3.12: Zadání k výpočtu pracovního bodu

Název parametru	Požadované zesílení A_u	
	Zisk 13 [dB]	Zisk 16 [dB]
U_{BE} [V]	0,70	0,70
U_{CE} [V]	7,5	7,5
h_{fe} [-]	120	120
I_C [mA]	60	60
U_{RE} [V]	1,35	1,00

Tabulka 3.13: Výpočet hodnot pracovního bodu

Název parametru	Požadované zesílení A_u	
	Zisk 13 [dB]	Zisk 16 [dB]
U_{CC} [V]	15	15
I_B [mA]	50	50
I_Q [mA]	1	1
R_E [Ω]	22,5	16,6
R_C [Ω]	102,5	108,33
R_2 [Ω]	3633	3866
R_3 [Ω]	2050	1700
A_u [-]	-4,55	-6,50
A_u [dB]	13,16	16,25

Dosazením hodnot z tab. 3.12 do rovnic v této kapitole vyjdou hodnoty všech potřebných součástí pro obě varianty zesílení. Výsledky z výpočtů jsou zaneseny v tab. 3.13.

3.2.4.2 Návrh odrušovacího obvodu a vazebních kondenzátorů

Poslední částí návrhu vysokofrekvenčního zesilovače je výpočet vazebních kondenzátorů a odrušovacího obvodu. Vazební kondenzátory C_1 [F] a C_2 [F] slouží k blokadě stejnosměrné složky, ale zároveň nesmí do obvodu vnášet útlum. Ideálně se vazební kondenzátory musí pro střídavý signál chovat jako zkrat, čili velikost reaktance vazebních kondenzátorů musí být alespoň čtyřikrát menší než charakteristická impedance Z_0 [Ω] (zdroj a zátěž o určité impedanci připojených na vstupu a výstupu zesilovače) (VÁGNER, P., 2013).

Kapacita vazebních kondenzátorů se spočítá podle vztahu (3.16). Nejprve se však musí vypočítat kapacitní reaktance X_C [Ω] podle vztahu (3.14). Ze vztahu pro kapacitní reaktanci (3.15) se následně vyjádří kapacita kondenzátoru C [F] (viz vztah (3.16)).

$$X_C = \frac{Z_0}{4} \quad (3.14)$$

$$X_C = \frac{1}{2\pi f C} \quad (3.15)$$

$$C_1 = C_2 = \frac{1}{2\pi f X_C} \quad (3.16)$$

Při návrhu vazebních kondenzátorů je pracováno s impedancí $Z_0 = 50 \Omega$, která je dosazena ve vztahu (3.14). Dále pak dalším důležitým parametrem je pracovní frekvence $f = 1$ MHz. Jedná se o nejnižší pracovní kmitočet, se kterým je v distribučním zesilovači normálové frekvence pracováno.

$$X_C = \frac{50}{4} = 12,500 \Omega$$

$$C_1 = C_2 = \frac{1}{2 \cdot \pi \cdot 1000000 \cdot 12,500} = 12,73 \text{ nF}$$

Dosazením do vztahů (3.14) a (3.16) byla vypočtena velikost vazebních kondenzátorů C_1 a C_2 o hodnotě 12,73 nF.

Druhou částí návrhu je odrušovací obvod, který je tvořen cívkou L_1 [H] a kondenzátorem C_3 [F]. Cívka L_1 [H] má pro vysokofrekvenční signál vysokou impedanci, a tím dochází k zamezení šíření vysokofrekvenčního signálu do napájecí větve. Hodnotu této cívky lze vypočítat tak, že se nejprve vypočítá indukční reaktance X_L [Ω] dle vztahu (3.17). Následně ze základního vztahu indukční reaktance (3.18) se vyjádří indučnost cívky L_1 [H] (viz vztah (3.19)).

$$X_L = 4Z_0 \quad (3.17)$$

$$X_L = 2\pi f L_1 \quad (3.18)$$

$$L_1 = \frac{X_L}{2\pi f} \quad (3.19)$$

Dosazením do vztahů (3.17) a (3.19), kde zdroj a zátěž má impedanci $Z_0 = 50 \Omega$ pracující od frekvence $f = 1 \text{ MHz}$, je možno určit hodnotu indukčnosti odrušovací cívky. Hodnota indukčnosti cívky činí $L_1 = 31 \mu\text{H}$ po provedení výpočtu.

$$X_L = 4 \cdot 50 = 200 \Omega$$

$$L_1 = \frac{200}{2 \cdot \pi \cdot 1000000} = 31 \mu\text{H}$$

Hodnota kondenzátoru se zjistí podobným způsobem. Nejprve se opět vypočítá kapacitní reaktance $X_C [\Omega]$ podle vztahu (3.20), kde $Z_0 [\Omega]$ je opět impedance zdroje a zátěže. Následně se ze základního vztahu kapacitní reaktance $X_C [\Omega]$ (vztah (3.21)) vyjádří kapacita kondenzátoru $C_3 [\text{F}]$ a následně vznikne vztah (3.22).

$$X_C = \frac{Z_0}{200} \quad (3.20)$$

$$X_C = \frac{1}{2\pi f C_3} \quad (3.21)$$

$$C_3 = \frac{1}{2\pi f X_C} \quad (3.22)$$

Dosazením do vztahů (3.20) a (3.22), kde zdroj a zátěž má impedanci $Z_0 = 50 \Omega$ pracující od frekvence $f = 1 \text{ MHz}$, vypočteme kapacitu kondenzátoru $C_3 [\text{F}]$. Hodnota kapacity kondenzátoru C_3 činí 636 nF po provedení výpočtu.

$$X_C = \frac{50}{200} = 0,25 \Omega$$

$$C_3 = \frac{1}{2 \cdot \pi \cdot 1000000 \cdot 0,25} = 636 \text{ nF}$$

Hodnoty součástek vypočítané v této kapitole se implementují pro všechny typy zesilovačů V1 až V9.

3.2.5 Návrh frekvenčních filtrů

Frekvenčních filtry na desce Distributoru se používají za účelem vyšší spektrální čistoty v určitém frekvenčním spektru a na určitých vysokofrekvenčních cestách.

Na desce Distributoru je osazeno celkem pět typů frekvenčních filtrů, kde jejich pozice jsou přesně stanoveny, viz blokové schéma Distributoru obr. D.2 v příloze D. Tři frekvenční filtry jsou typu dolní propust s mezními kmitočty 110 MHz, 12 MHz a 22 MHz. Zbylé dva frekvenční filtry jsou typu horní propust s mezními kmitočty 8 MHz a 18 MHz.

Kromě frekvenčního filtru typu dolní propust s mezním kmitočtem 110 MHz jsou frekvenční filtry osazovány v páru. Tím je myšleno párování filtrů horní a dolní propust dohromady. Výsledný efekt vytvoří pásmovou propust. Vytvoření pásmových propustí tímto způsobem přináší lepší hardwarovou konstruovatelnost.

Všechny frekvenční filtry jsou osazeny pasivními součástkami typu RLC (rezistory, cívky, kondenzátory), proto je lze nazvat také pasivními filtry (HÁJEK, K. a SEDLÁČEK, J., 2002). Návrh a simulace těchto obvodů lze provádět několika způsoby. Nejjednodušší je využití programu RFSim99. Dalším způsobem návrhu je výpočetní metoda podle standardizovaných vzorců a tabulek (HÁJEK, K. a SEDLÁČEK, J., 2002) nebo pomocí toolboxu v programu Matlab. V této práci byla zvolena výpočetní metoda návrhu.

První náležitostí při návrhu frekvenčního filtru je stanovení požadavků a parametrů na konstrukci. Následující tab. 3.14 popisuje požadavky a parametry na konstrukci filtru.

Tabulka 3.14: Požadavky na konstrukci frekvenčního filtru

Parametr	Typ frekvenčního filtru				
	DP 110	DP 12	DP 22	HP 8	HP 18
F_M [MHz]	110	12	22	8	18
F_P [MHz]	150	20	30	1	10
K_{ZVL} [dB]	0,1	0,1	0,1	0,1	0,1
K_{POT} [dB]	30	30	30	30	30
$R = R_{IN} = R_{OUT}$ [Ω]	50	50	50	50	50

F_M [MHz] popisuje mezní kmitočet horní nebo dolní propusti, F_P [MHz] určuje mezní kmitočet pásma přenosu horní nebo dolní propusti, K_{ZVL} [dB] znamená maximální zvlnění přenosu v propustném pásmu, K_{POT} [dB] je maximální potlačení přenosu v nepropustném pásmu, R_{IN} a R_{OUT} [Ω] určují požadovanou impedanci na vstupu a výstupu filtru (HÁJEK, K. a SEDLÁČEK, J., 2002). Označení HP a DP určuje typ filtru. Tím je zamýšleno označení horní nebo dolní propusti a číslo za zkratkami HP či DP určuje mezní kmitočet.

Po stanovení požadavků se určuje typ aproximace přenosové funkce a řád filtru. Jelikož je potřeba volit frekvenční filtr s co největší možnou strmostí, byla zvolena pro návrhy

frekvenčních filtrů na desce Distributoru Čebyševova aproximace (DOLEČEK, J., 2006), která umožňuje konstrukci prakticky nejstrmějších charakteristik.

Řád filtru n [-] se určí tak, že se nejdříve vypočítá normovaný kmitočet potlačení F_{DPn} [-], který slouží k hledání vhodného řádu filtru podle tabulek v (HÁJEK, K. a SEDLÁČEK, J., 2002). Pro dolní propust platí vztah (3.23) a pro horní propust platí vztah (3.24). Dosazením do vztahů (3.23) a (3.24) se vypočítají tedy normované kmitočty potlačení F_{DPn} [-], které jsou zaneseny v tab. 3.15. Řád frekvenčních filtrů byl určen podle příslušných charakteristik k Čebyševově aproximaci v (HÁJEK, K. a SEDLÁČEK, J., 2002), které jsou také zaneseny v tab. 3.15.

$$F_{\text{DPn}} = \frac{F_{\text{P}}}{F_{\text{M}}} \quad (3.23)$$

$$F_{\text{DPn}} = \frac{F_{\text{M}}}{F_{\text{P}}} \quad (3.24)$$

Tabulka 3.15: Určení řádu frekvenčního filtru

Parametr	Typ frekvenčního filtru				
	DP 110	DP 12	DP 22	HP 8	HP 18
F_{DPn} [-]	1,36	1,66	1,36	8	1,8
n [-]	7	7	7	5	5

Dalším krokem je odečtení normovaných parametrů (např. l_1, c_2 atd.). Jedná se vlastně o přepis parametrů z tabulek normované dolní propusti pro určitý řád a využití přenosové aproximace (HÁJEK, K. a SEDLÁČEK, J., 2002). Přepis parametrů pro 5. a 7. řád podle Čebyševovy aproximace převzatých z (HÁJEK, K. a SEDLÁČEK, J., 2002) jsou v tab. 3.16 a tab. 3.17.

Tabulka 3.16: Parametry normované DP pro 5. řád – Čebyševova aproximace

Čebyšev, $K_{\text{ZVL}} = 0,1$ dB, $n = 5$ [-]					
T	l_1	c_2	l_3	c_4	l_5
-	1,1468	1,3712	1,9750	1,3712	1,1468
Π	c_1	l_2	c_3	l_4	c_5

Tabulka 3.17: Parametry normované DP pro 7. řád – Čebyševova aproximace

Čebyšev, $K_{zVL} = 0,1$ dB, $n = 7$ [-]							
T	l_1	c_2	l_3	c_4	l_5	c_6	l_7
-	1,1812	1,4228	2,0967	1,5734	2,0967	1,4228	1,1812
Π	c_1	l_2	c_3	l_4	c_5	l_6	c_7

Setřídění parametrů normované dolní propusti do dvou tabulek je za účelem zpřehlednění, jelikož konstrukce frekvenčních filtrů se dělí na T nebo Π strukturu. Volba mezi T nebo Π strukturu se provádí na základě počtu cívek. Obecně se volí taková struktura, která obsahuje ve frekvenčním filtru co nejméně cívek. Pro frekvenční filtry typu dolní propusti byla zvolena struktura Π a pro horní propusti byla zvolena struktura T .

Po odečtení normovaných parametrů následuje přepočítání (odnormování) parametrů. Jedná se vlastně o přepočítání normovaných parametrů z tab. 3.16 a tab. 3.17 s využitím určitých vzorců na skutečné hodnoty součástek pro horní nebo dolní propust.

Hodnoty součástek pro frekvenční filtr typu dolní nebo horní propusti se vypočítají tak, že se nejprve vypočítají tzv. transformační koeficienty (HÁJEK, K. a SEDLÁČEK, J., 2002) K_L [-] a K_C [-] podle vztahů (3.25) a (3.26). Transformační koeficienty se pak dosazují do základních vzorců pro přepočítání parametrů z tab. 3.16 a tab. 3.17 na skutečné součástky.

$$K_L = \frac{R}{2\pi F_M} \quad (3.25)$$

$$K_C = \frac{1}{2\pi F_M R} \quad (3.26)$$

Vztahy (3.27) a (3.28) slouží k výpočtu reálných hodnot cívek L_x [H] a kondenzátorů C_x [F] pro frekvenční filtr typu dolní propust. Vztahy (3.29) a (3.30) slouží také k výpočtu reálných hodnot cívek L_x [H] a kondenzátorů C_x [F], avšak pro frekvenční filtr typu horní propust. Za l_i a c_i se dosazují parametry normované dolní propusti z tab. 3.16 nebo tab. 3.17. Následující tab. 3.18 obsahuje výsledky po dosazení vztahů (3.25) až (3.30). Výpočet byl proveden opět Matlab skriptem, který práci značně urychlil. Matlab skript je součástí přílohy na CD.

Tabulka 3.18: Hodnoty reálných součástí po odnormování

Parametr	Typ frekvenčního filtru				
	DP 110	DP 12	DP 22	HP 8	HP 18
K_L [-]	$7,234 \cdot 10^{-08}$	$6,631 \cdot 10^{-07}$	$3,617 \cdot 10^{-07}$	$9,947 \cdot 10^{-07}$	$4,421 \cdot 10^{-07}$
K_C [-]	$2,893 \cdot 10^{-11}$	$2,652 \cdot 10^{-10}$	$1,4461 \cdot 10^{-10}$	$3,978 \cdot 10^{-10}$	$1,768 \cdot 10^{-10}$
C_1 [pF]	34	313	170	346	154
L_2 [nH]	102	943	514	725	322
C_3 [pF]	60	556	303	201	89
L_4 [nH]	113	1043	569	725	322
C_5 [pF]	60	556	303	346	154
L_6 [nH]	102	943	514	–	–
C_7 [nH]	34	313	170	–	–

$$L_x = l_i K_L \quad (3.27)$$

$$C_x = c_i K_C \quad (3.28)$$

$$L_x = \frac{1}{c_i} K_L \quad (3.29)$$

$$C_x = \frac{1}{l_i} K_C \quad (3.30)$$

Kapitola 4

Konstrukce a měření distribučního zesilovače normálové frekvence

Tato kapitola se zabývá nejprve stručným popisem výroby distribučního zesilovače. Dále pak popisuje měření jednotlivých desek a pak následně celé sestavy distribučního zesilovače normálové frekvence. Výsledky jsou uváděny v tabulkách a příslušných grafech.

4.1 Výroba distribučního zesilovače normálové frekvence

Vytvoření elektrického schématu ke Control Boardu bylo vypracováno na základě požadavků, které jsou uvedeny v kapitole 3.1.1. Řídicí obvod byl sestaven podle doporučeného zapojení z datasheetu pro ATmega 328 (ATMEL CORPORATION, 2009) a vývojového kitu Arduino Uno (MARTINO, G., 2015). Napájecí zdroje byly zkonstruovány podle doporučeného zapojení k stabilizátoru napětí LT1763 (LINEAR TECHNOLOGY CORPORATION, 1999).

U desky Distributoru je elektrické schéma konstruováno na základě úrovnového plánu (viz kapitola 3.2.1) a blokového schématu (viz obr. D.2 v příloze D). Při konstrukci byly primárně vybírány SMD součástky, aby finální návrh desek plošných spojů měl co nejmenší rozměry.

Vypracovaná elektrická schémata jsou uvedena v příloze D. Následuje vytvoření desek plošných spojů, osazovacího plánu a předlohy plošného spoje. Osazovací plán a předloha plošného spoje je v příloze E. Návrhy jsou provedeny v návrhovém programu Eagle. Výrobu desek plošných spojů provedla firma Semach.

Po výrobě desek plošných spojů bylo provedeno osazení a připájení součástek. Následovala optická kontrola pájených spojů a polarity u aktivních součástek podle osazovacího plánu. Provedení optické kontroly je nutnost, jelikož SMD součástky mají malé rozměry.

Poslední fází je ověření jednotlivých desek. Nejdříve je přezkušován Control Board a pak Distributor. Jestliže všechno funguje podle stanovených požadavků (viz kapitola 3), tak je možné desky navzájem smontovat a spojit pomocí drátových vodičů podle blokového schématu na obr. D.1 v příloze D.

4.2 Měření a ověření funkce desky Control Board

Ověření správné funkce Control Boardu bylo provedeno dvěma způsoby. Nejprve se ověřovaly hodnoty vstupních a výstupních napájecích napětí a úrovně řídicích logických signálů. Chování firmwaru bylo kontrolováno digitálním multimetrem Fluke 117 a pomocí indikačních diod H1, H2, H3 a H4, které jsou umístěné na horní straně desky. Napájení desky obstarává stolní napájecí zdroj HMP4030 od společnosti Rohde & Schwarz, který je připojen k desce Control Boardu skrze konektor J2.

Tabulka 4.1: Naměřené hodnoty vstupů a výstupů na Control Boardu

Název signálu	Označení pinu	U_P [V]	U_{MEAS} [V]
Vstupní napájení	J2	+15 ... +20	19,001
EXT.VSTUP	X2.1	+2,1 ... +2,5	2,453
VERDOPPLER_ON	X2.2	+2,1 ... +2,5	2,452
ATT0_ON	X2.3	+2,1 ... +2,5	2,452
ATT6_ATT12_ON	X2.4	+2,1 ... +2,5	2,450
GND	X2.5	0	0
VCC_TEIL_1	X4.1	+15	15,010
GND	X4.2	0	0
VCC_TEIL_2	X4.3	+15	15,001
GND	X4.4	0	
VDD	X4.5	+5	5,002
GND	X4.6	0	0

Na stolním zdroji HMP4030 je nastaveno výstupní elektrické napětí na 19 V a prou-

dové omezení bylo zvoleno přibližně na 200 mA. Nastavení napájecího napětí je po celou dobu testu neměnné. Po uplynutí přibližně 5 minut provozu byl proveden odečet vstupního a výstupního napětí na konektorech J2, X2 a X4. Výsledky měření jsou uvedeny v tab. 4.1, kde U_p [V] je požadované napětí a U_{MEAS} [V] je aktuálně naměřená hodnota elektrického napětí na určitém pinu konektoru J2, X2 a X4. Z tab. 4.1 jasně vyplývá, že se naměřené výsledky shodují s požadavky.

Druhou částí ověření na Control Boardu je zkouška obsluhovacího firmwaru. Princip spočívá v přepínání tlačítek S2 a S3 (viz kapitola 3.1.3). Změnu při zmáčknutí lze pozorovat na LED diodách H1, H2, H3 a H4 (viz elektrické schéma obr. D.4 v příloze D), kde každá LED dioda odpovídá určitému řídicímu signálu. Dvojice LED diod H1 a H2 slouží ke sledování změn přepínání útlumů v bance útlumových článků. H1 indikuje logický stav pro řídicí signál s označením ATT6_ATT12_ON a H2 pro ATT0_ON. H3 indikuje logický stav pro řídicí signál s označením VERDOPPLER_ON a H4 pro EXT.VSTUP. Dvojice LED diod H3 a H4 slouží ke sledování změn přepínání frekvenčního rozsahu a aktivace frekvenčního násobiče.

Výsledky ze zkoušky ověření chování firmwaru jsou zapsány v tab. 4.2 a tab. 4.3. Ovládací firmware se musí chovat podle údajů v kapitole 3.1.3. Konkrétně podle pravdivostních tabulek viz tab. 3.2 a tab. 3.3. Po porovnání všech tabulek lze usoudit, že výsledky z ověření souhlasí s kapitolou 3.1.3. Po ověření i této funkce je deska připravená k montáži.

Tabulka 4.2: Ověření funkce banky útlumových článků

Čítač	Logický stav		
	H1	H2	Označení aktivní funkce
1	0	1	ATT0
2	1	0	ATT6
3	0	0	ATT12

Tabulka 4.3: Ověření funkce přepínání frekvenčního rozsahu

Čítač	Logický stav		
	H3	H4	Označení aktivní funkce
1	0	1	X2
2	0	0	X1
3	1	0	X1 a obvod frekvenčního násobiče

4.3 Měření a ověření funkce desky Distributoru

V první řadě je nutné obě desky alespoň provizorně propojit podle blokového schématu na obr. D.1 v příloze D. Po kompletním ověření správné funkce této desky je možné provést trvalou montáž obou desek k sobě.

Následující kapitoly obsahují přesnější pokyny k měření, zapojení a výčet druhů měřicích přístrojů. Měření se skládají z několika částí, které jsou rozděleny většinou podle jednotlivých částí obvodů desky Distributoru. Výsledky jsou ověřovány podle úrovněvého plánu v kapitole 3.2.1.

4.3.1 Ověření vstupního obvodu

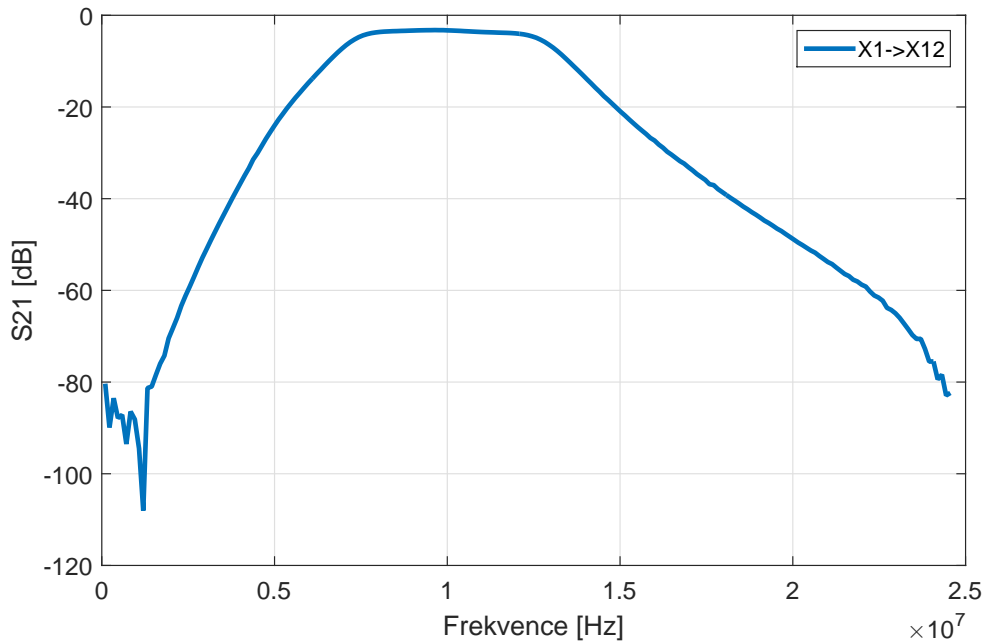
Měření vstupního obvodu se skládá celkem ze dvou částí. První část měření se provádí od prvního vstupu X1 na testovací konektor X12 a druhá část měření je od druhého vstupu X2 opět na testovací konektor X12. Testovací konektor X12 slouží k ověření pro oba vstupy X1 a X2. Měření je prováděno s vektorovým analyzátozem ZNB8 od společnosti Rohde & Schwarz. S vektorovým analyzátozem se měří přenosový parametr S_{21} [dB] (zesílení v dopředném směru). Analýza přenosu S_{21} je prováděna ve frekvenčním rozsahu od 1 MHz do 25 MHz pro vstup X1 a od 1 MHz do 200 MHz pro vstup X2. Přenos signálu S_{21} [dB] je sledován na frekvenci 10 MHz, aby bylo možné porovnat výsledky z měření s úrovněvým plánem (viz kapitola 3.2.1).

Před měřením vstupního obvodu je nutné nejdříve desku nastavit, a to tak, že se tlačítkem S2 nastaví port X1 jako aktivní vstup pro první část měření a následně ve druhé části měření se aktivní vstup přepne na X2.

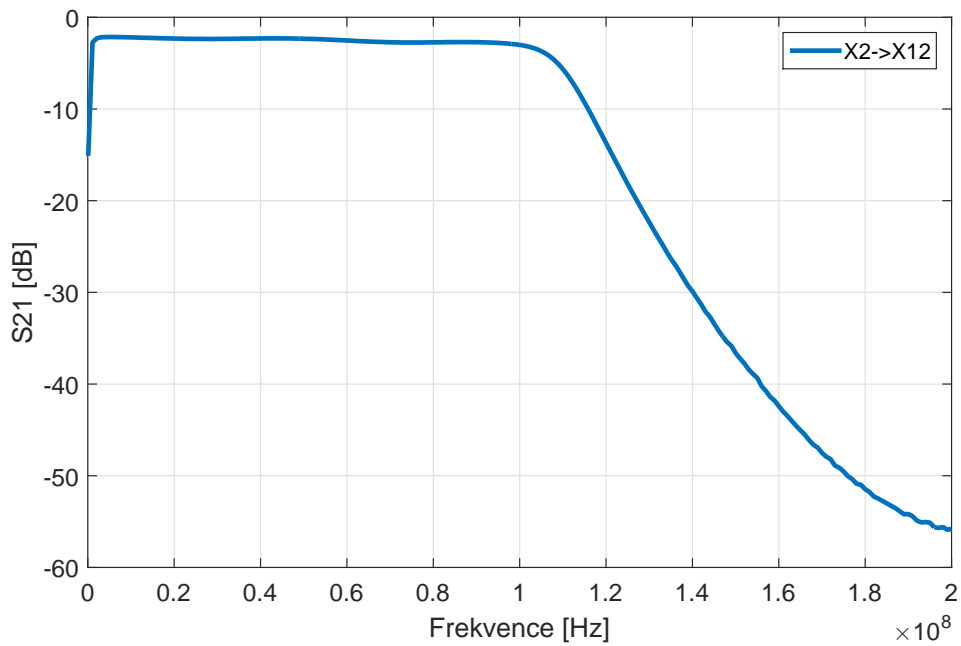
Měření probíhá tak, že se k vektorovému analyzátozu ZNB8 připojí na port 1 a 2 dva vysokofrekvenční kabely. První kabel, který je připojen z portu 1 od ZNB8 se připojí na X1, nebo X2 na Distributoru v závislosti na aktuálně aktivním vstupu. Druhý kabel, který je připojen z portu 2 od ZNB8, se připojí na společný výstupní testovací konektor X12. Po připojení všech kabelů se nastaví na ZNB8 frekvenční rozsah a zvolí se požadovaný S_{21} [dB] parametr. Výsledky z měření pro vstupy X1 a X2 se nakonec zapíší a uloží.

Změřené výsledky pro vstupy X1 a X2 se společným výstupem X12 jsou vyobrazeny v grafech na obr. 4.1 a obr. 4.2. Přenos S_{21} pro vstup X1 na testovacím konektoru X12 činil $-3,28$ dB (viz obr. 4.1). Přenos S_{21} pro vstup X2 na testovacím konektoru X12 činil $-2,18$ dB (viz obr. 4.2). Oba přenosy S_{21} byly měřeny při frekvenci 10 MHz. Porovnáním

výsledků s úrovnovým plánem v kapitole 3.2.1 lze vidět, že bylo dosaženo požadovaných hodnot. Přenosy S_{21} z naměřených údajů jsou podobné úrovnovému plánu.



Obrázek 4.1: Přenos S_{21} pro vstup X1

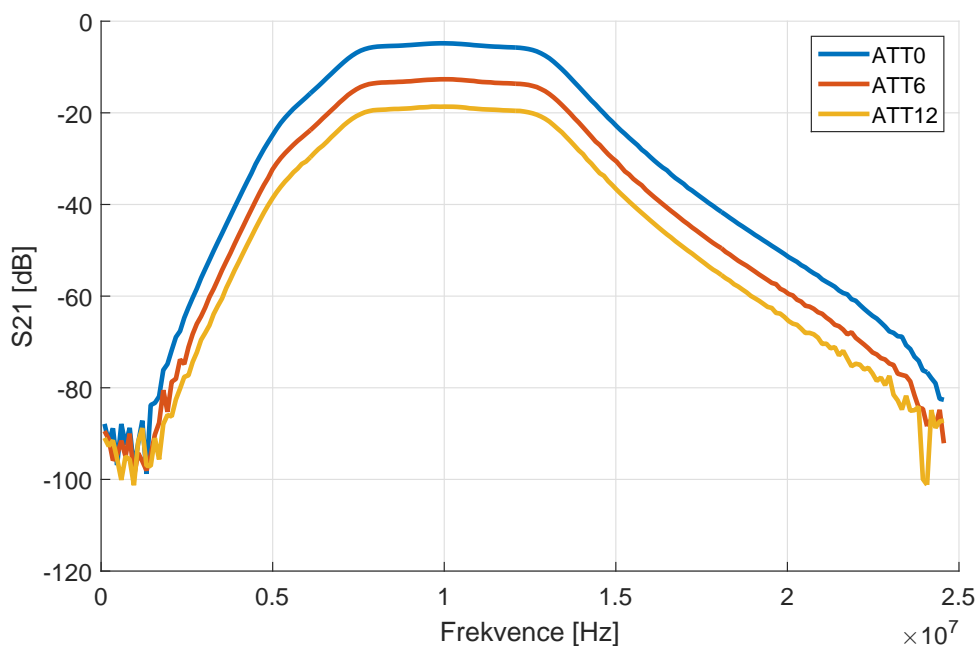


Obrázek 4.2: Přenos S_{21} pro vstup X2

4.3.2 Ověření banky útlumových článků

Měření banky útlumových článků se skládá celkem ze tří částí, jelikož banka útlumových článků má možnost přepínat tři útlumové články (ATT0, ATT6, ATT12). Měření je prováděno pouze na vstupu X1 a výstupu X13 s měřicím přístrojem ZNB8. Na vysokofrekvenčních cestách je měřen opět S_{21} parametr na frekvenci 10 MHz. Výsledky jsou opět porovnávány s úrovnovým plánem.

Před měřením banky útlumových článků se Distributor nastaví tak, že tlačítkem S2 se na Control Boardu nastaví port X1 jako aktivní vstup a postupně se tlačítkem S3 přepíná banka útlumových článků mezi útlumy 0 dB, 6 dB a 12 dB. Přenosy S_{21} pro jednotlivé útlumové články se změří pomocí ZNB8 a uloží.



Obrázek 4.3: Přenos S_{21} v bance útlumových článků

Kabelové připojení od vektorového analyzátoru ZNB8 k desce Distributoru je podobné jako v minulé kapitole 4.3.1, avšak tentokrát bez měření pro vstup X2. Měření je prováděno od vstupu X1 na testovací výstup X13. Výsledky jsou vyobrazeny v grafu na obr. 4.3. Přenos S_{21} pro ATT0 činí $-4,81$ dB, pro ATT6 $-12,66$ dB a pro ATT12 $-18,62$ dB. Porovnáním naměřených výsledků s úrovnovým plánem v kapitole 3.2.1 lze vidět podobnost, takže banka útlumových článků funguje podle stanovených požadavků.

4.3.3 Ověření obvodu frekvenčního násobiče

Předposlední částí je ověření zesilovacího řetězce a obvodu frekvenčního násobiče. První část měření se provádí od vstupu X1 na výstup X14. Měření je prováděno celkem ve dvou stavech. V prvním stavu je frekvenční násobič vypnutý a v druhém stavu je frekvenční násobič aktivní. Měření je prováděno pomocí signálového generátoru SMB100A a spektrálního analyzátoru FSWP26. Signálový generátor je připojen na vstup X1 a spektrální analyzátor je připojen na testovací konektor X14. Banka útlumových článků na Distributoru se nastaví na ATT0 a pak podle potřeby se zapíná nebo vypíná obvod frekvenčního násobiče.

Signálový generátor se nastaví na frekvenci 10 MHz a výstupní úroveň na 0 dBm. Nastavení signálového generátoru je v obou stavech stejné (zapnutý a vypnutý obvod frekvenčního násobiče), avšak spektrální analyzátor se nastavuje rozdílně. Když je obvod frekvenčního násobiče neaktivní, tak je spektrální analyzátor FSWP26 nastaven pro frekvenční rozsah 5 až 15 MHz a při 10 MHz se musí úroveň výstupního signálu pohybovat přibližně na 8,7 dBm. Jestliže je obvod frekvenčního násobiče aktivní, tak je spektrální analyzátor FSWP26 nastaven pro frekvenční rozsah 15 až 25 MHz a při 20 MHz se musí výstupní signál pohybovat přibližně na 7,70 dBm.

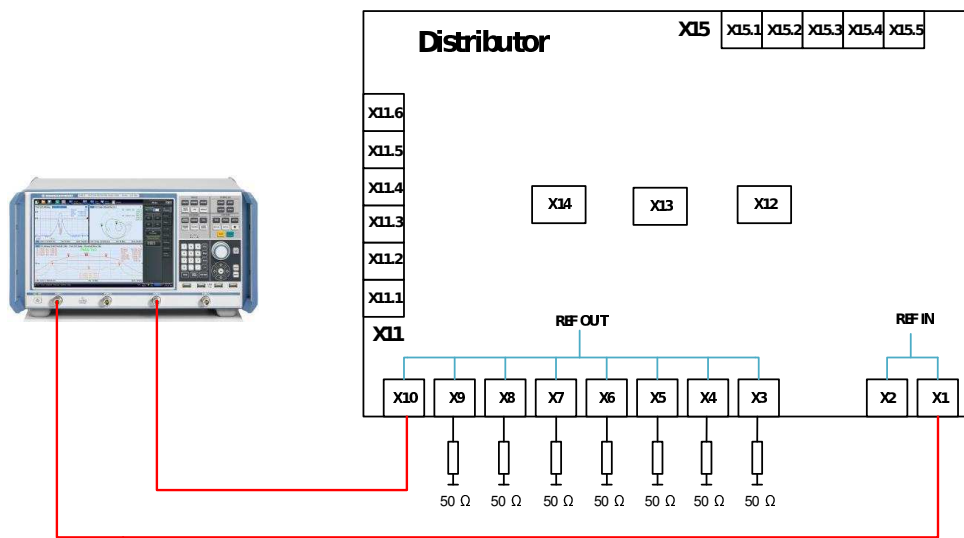
Změřené výsledky od vstupu X1 až po testovací výstup X14 jsou následující. Při vypnutém obvodu frekvenčního násobiče činila výstupní úroveň 8,70 dBm a při zapnutém obvodu frekvenčního násobiče činila výstupní úroveň 7,69 dBm. Po porovnání výsledků s úrovnovým plánem v kapitole 3.2.1 bylo možné usoudit, že naměřené výsledky se přibližně shodují.

4.3.4 Ověření funkce koncového stupně s děličem výkonu

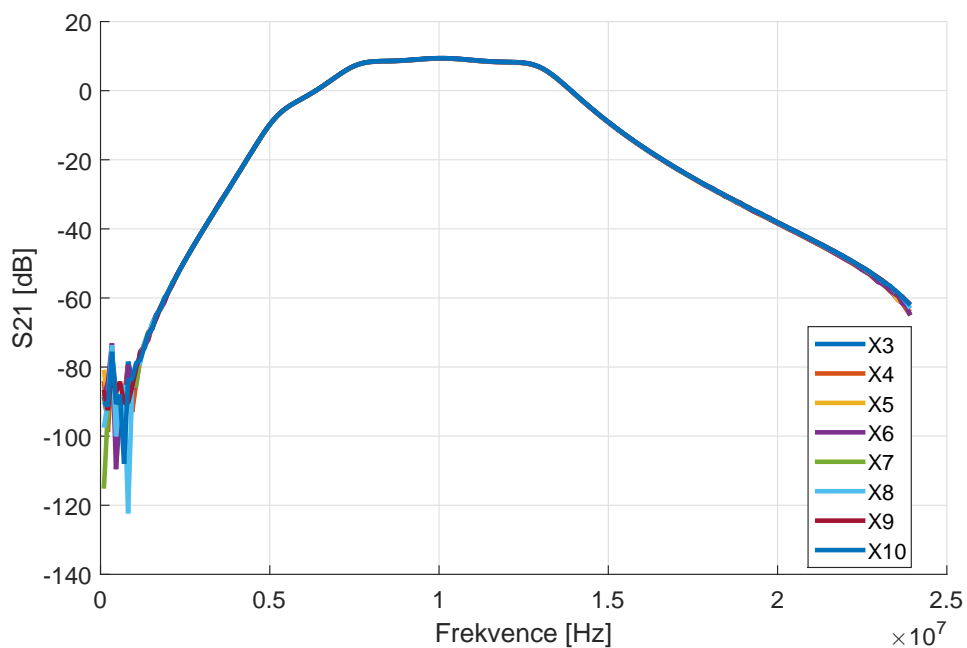
Poslední částí ověření správného fungování desky Distributoru je test koncového stupně s děličem výkonu. Měření bylo prováděno vektorovým analyzátozem ZNB8 od vstupu X1 na výstupy X3 až X10. Port 1 na ZNB8 se propojí se vstupem X1 a port 2 na ZNB8 se postupně (po jednom) propojuje s výstupy X3 až X10 za pomoci vysokofrekvenčního kabelu. Na výstupech, které neobsahují žádné měřicí kabely, jsou připojeny zakončovací odpory 50 Ω . Pro lepší představu si je možné propojení ZNB8 a desku Distributoru prohlédnout na obr. 4.4.

Před počátečním měřením je nutné desku Distributoru nejprve nastavit. Banka útlumových článků je nastavena na ATT0 a aktivním vstupem je X1. Změřené výsledky

jsou vyobrazeny v grafu na obr. 4.5. Vektorovým analyzátozem ZNB8 jsou změřeny S_{21} přenosy pro výstupy X3 až X10 a uloženy. Přenos S_{21} byl měřen pro frekvenci 10 MHz a výstupní úroveň činila přibližně 9,4 dB pro všechny výstupy. S_{21} přenosy, které jsou vyobrazeny na obr. 4.5 se perfektně překrývají, čili je výstupní úroveň na všech výstupech stejná. Po porovnání výsledků s úroňovým plánem v kapitole 3.2.1 bylo možné usoudit, že naměřené výsledky se přibližně shodují.



Obrázek 4.4: Připojení ZNB8 k Distributoru



Obrázek 4.5: Přenos S_{21} pro koncový stupeň

4.4 Ověření funkce Distribučního zesilovače normálové frekvence

Po ověření desek s označením Control Board a Distributor je možné obě desky natrvalo smontovat a propojit k sobě podle obr. D.1 v příloze D. Desky jsou od sebe oddělené pomocí distančních sloupů. K napájení distribučního zesilovače normálové frekvence byl použit AC/DC adaptér s označením BPI060S105.

Testují se výstupní úrovně, tvar výstupního signálu a banka útlumových článků. Posledním měřeným parametrem je měření fázového šumu na libovolně vybraném výstupu. Měření fázového šumu slouží pouze jako informativní údaj pro vývojáře. Konkrétní data, údaje a informace jsou v následujících kapitolách.

4.4.1 Ověření výstupní úrovně a tvaru výstupního signálu

K přezkoušení správné funkce byl použit signálový generátor SMB100A, spektrální analyzátor FSWP26, digitální osciloskop HMO3002 a vektorový analyzátor ZNB8. Měřicími přístroji SMB100A, FSWP26 a HMO3002 se na výstupech X3 až X10 kontroluje tvar výstupního signálu a výstupní úroveň ve frekvenčním rozsahu 1 až 20 MHz. Dále přenos S_{21} pro frekvenční rozsah 1 až 110 MHz se ověřuje při aktivním vstupu X2, aby bylo možné určit, jak lineární výstupní úroveň bude v širším frekvenčním spektru.

Prvním testem se ověřuje úroveň a tvar výstupního signálu na všech výstupech X3 až X10. Signálový generátor SMB100A se postupně nastavuje na 1, 5, 10 a 20 MHz. Výstupní úroveň od SMB100A činí pro všechny frekvence 0 dBm. Signálový generátor SMB100A je připojen na vstup X1 či X2 distribučního zesilovače za pomoci vysokofrekvenčního kabelu. Úroveň výstupního signálu P_{OUT} [dBm] je postupně měřena spektrálním analyzátozem FSWP26 na všech zmíněných frekvencích, které se nastavují na signálovém generátoru SMB100A. FSWP26 je postupně připojován od výstupu X3 až po výstup X10 pomocí vysokofrekvenčního kabelu. Na ostatních výstupech jsou připojeny zakončovací odpory 50Ω . Tvar výstupního signálu je měřen souběžně s výstupní úrovní signálu pomocí digitálního osciloskopu HMO3002. Z osciloskopu je odečítána hodnota napětí špička–špička U_{pp} [V]. Tvar signálu a celý průběh jsou uloženy v příloze na CD. Na distribučním zesilovači se nastaví jako aktivní vstup X1, či X2 pro měření výstupní úrovně ve frekvenčním rozsahu 1 až 20 MHz. Obvod frekvenčního násobiče se podle potřeby aktivuje se vstupem X1 a změří se výstupní úroveň podle potřeby. Banka útlumových článků je trvale nastavena na ATT0.

Výsledky z měření pro širokopásmový vstup X2 a výstupů X3 až X10 jsou zapsány v následujících tabulkách. V tab. 4.4 jsou výsledky pro frekvenci 1 MHz, tab. 4.5 uvádí výsledky pro frekvenci 5 MHz, tab. 4.6 ukazuje výsledky pro frekvenci 10 MHz a v tab. 4.7 jsou vypsané výsledky pro frekvenci 20 MHz. Tvar a průběh výstupního signálu z výstupu např. X3 při frekvenci 10 MHz si je možné prohlédnout na obr. 4.6 a zbytek je uložený v příloze na CD.

Tabulka 4.4: Výsledky k frekvenci 1 MHz pro vstup X2

Parametr	Výstupy							
	X3	X4	X5	X6	X7	X8	X9	X10
P_{OUT} [dBm]	9,59	9,59	9,56	9,58	9,63	9,62	9,60	9,59
U_{PP} [V]	1,88	1,88	1,87	1,87	1,89	1,89	1,88	1,88

Tabulka 4.5: Výsledky k frekvenci 5 MHz pro vstup X2

Parametr	Výstupy							
	X3	X4	X5	X6	X7	X8	X9	X10
P_{OUT} [dBm]	10,02	10,17	10,09	10,11	10,13	10,17	10,18	10,17
U_{PP} [V]	1,91	1,92	1,92	1,92	1,93	1,93	1,93	1,93

Tabulka 4.6: Výsledky k frekvenci 10 MHz pro vstup X2

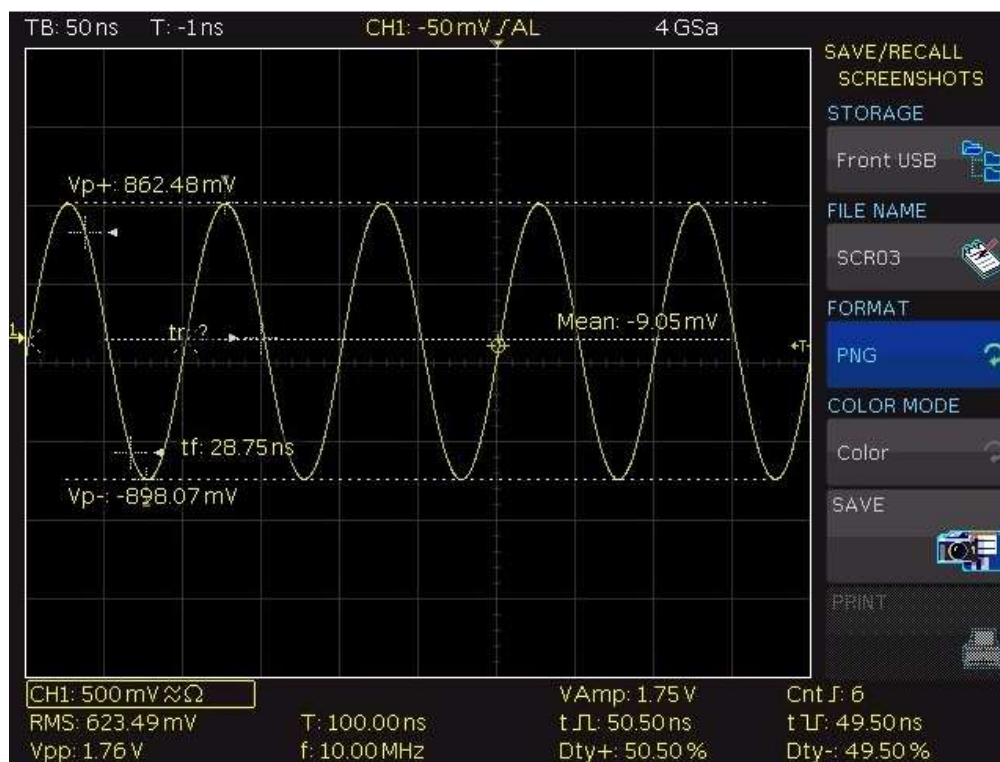
Parametr	Výstupy							
	X3	X4	X5	X6	X7	X8	X9	X10
P_{OUT} [dBm]	9,81	9,79	9,77	9,77	9,83	9,84	9,86	9,86
U_{PP} [V]	1,77	1,76	1,76	1,77	1,77	1,78	1,78	1,78

Tabulka 4.7: Výsledky k frekvenci 20 MHz pro vstup X2

Parametr	Výstupy							
	X3	X4	X5	X6	X7	X8	X9	X10
P_{OUT} [dBm]	9,16	9,15	9,14	9,09	9,33	9,34	9,33	9,35
U_{PP} [V]	1,73	1,73	1,73	1,73	1,76	1,76	1,77	1,77

Výsledky z měření pro širokopásmový vstup X2 a výstupů X3 až X10 jsou zapsány v následujících tabulkách. V tab. 4.4 jsou výsledky pro frekvenci 1 MHz, tab. 4.5 uvádí

výsledky pro frekvenci 5 MHz, tab. 4.6 ukazuje výsledky pro frekvenci 10 MHz a v tab. 4.7 jsou vypsány výsledky pro frekvenci 20 MHz. Tvar a průběh výstupního signálu z výstupu např. X3 při frekvenci 10 MHz si je možné prohlédnout na obr. 4.6 a zbytek je uložený v příloze na CD.



Obrázek 4.6: Ověření osciloskopem na X3 při 10 MHz

Tabulka 4.8: Frekvence 20 MHz s aktivním obvodem frekvenčního násobiče pro vstup X1

Parametr	Výstupy							
	X3	X4	X5	X6	X7	X8	X9	X10
P_{OUT} [dBm]	8,22	8,07	8,06	8,04	8,05	8,21	8,21	8,23
U_{PP} [V]	1,54	1,53	1,53	1,53	1,56	1,56	1,57	1,57

Tabulka 4.9: Frekvence 10 MHz pro vstup X1

Parametr	Výstupy							
	X3	X4	X5	X6	X7	X8	X9	X10
P_{OUT} [dBm]	9,70	9,71	9,70	9,75	9,83	9,84	9,80	9,80
U_{PP} [V]	1,74	1,73	1,74	1,75	1,77	1,78	1,75	1,75

Výsledky pro úzkopásmový vstup X1 a výstupy X3 až X10 jsou uvedeny v tab. 4.8 při aktivním obvodu frekvenčního násobiče (čili výstupní frekvence je 20 MHz), vstupní frekvenci 10 MHz od SMB100A a výstupní úrovně nastavenou na 0 dBm. Výsledky výstupní úrovně P_{OUT} [dBm] s vypnutým obvodem frekvenčního násobiče pro vstup X1 jsou uvedeny v tab. 4.9, naměřeny při frekvenci 10 MHz.

4.4.2 Test banky útlumových článků

Test banky útlumových článků má za cíl ověření správného fungování útlumových článků v obvodu tak, že na vstupy X1 či X2 je přivedena vyšší vstupní úroveň. Na signálovém generátoru SMB100A se postupně nastavuje výstupní úroveň (Level [dBm]) na 0 dBm, 6 dBm a 12 dBm. Nastavení výstupní frekvence na SMB100A je 10 MHz. Výstupní úroveň na výstupech X3 až X10 se musí vždy pohybovat v mezi +7 ... +16 dBm (viz kapitola 2.2.2) i po navýšení úrovně na vstupech X1 a X2. Měření výstupní úrovně je prováděno spektrálním analyzátozem FSWP26 na frekvenci 10 MHz. Na distribučním zesilovači normálové frekvence se postupně nastavuje banka útlumových článků mezi ATT0, ATT6 a AT12 společně se signálovým generátorem SMB100A.

Tabulka 4.10: Výsledky z měření banky útlumových článků

SMB100A – Level [dBm]	ATTxx	FSWP26 – P_{OUT} [dBm]
0	0	9,20
6	6	7,07
12	12	7,10

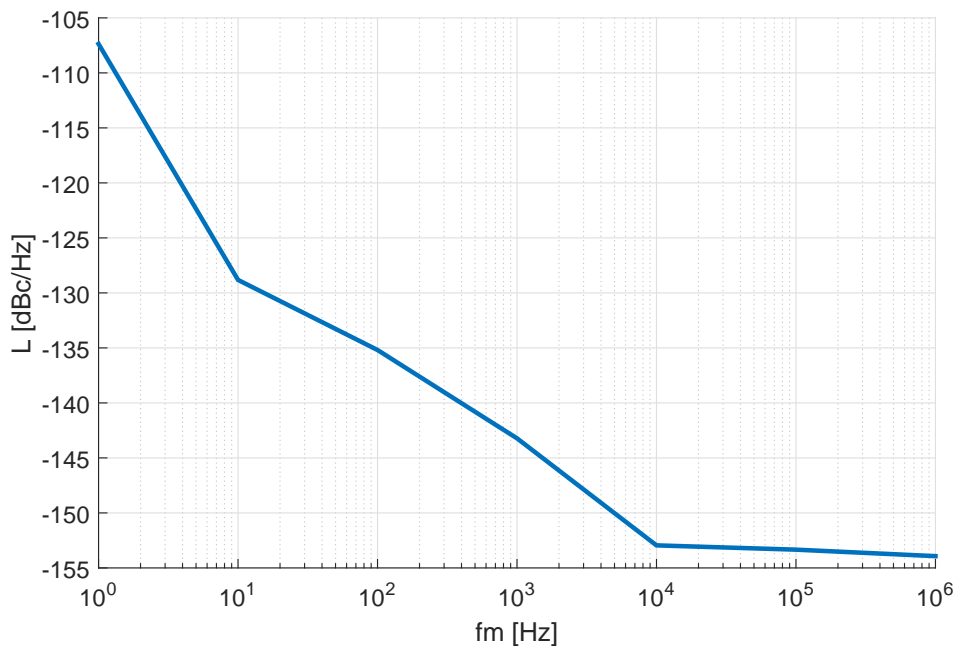
V tab. 4.10 jsou uvedeny naměřené výsledky z FSWP26, kde P_{OUT} [dBm] je výstupní úroveň naměřená na výstupech X3 až X10. Dále tab. 4.10 obsahuje přesné nastavení banky útlumových článků (ATTxx) a výstupní úrovně signálového generátoru SMB100A (Level [dBm]). Výsledky v tab. 4.10 jsou podobné s požadavky na výstupní úroveň.

4.4.3 Měření fázového šumu

Měření fázového šumu je jedno z dalších odvětví vysokofrekvenční techniky (ROHDE & SCHWARZ, 2018). Měření fázového šumu slouží k odhalování poruch či zhoršení fáze signálu a kolísání napětí napájecího zdroje. U spektrálních analyzátorů a selektivních mikrovoltmetrů fázový šum zhoršuje dynamický rozsah a rozlišovací schopnost (DOBEŠ, J. a ŽALUD, V., 2006).

Fázový šum lze měřit několika způsoby, avšak v této práci bylo vybráno měření se spektrálním analyzátozem FSWP26, který je rozšířen o opci měření fázového šumu, a tedy značně zjednodušuje celé měření. Spektrálním analyzátozem je měřen výstup X3 na distribučním zesilovači normálové frekvence. Další výstupy měřeny nejsou, protože koncový stupeň je symetricky konstruovaný, a tudíž by měla být výstupní úroveň a hodnota fázového šumu na všech výstupech podobná. Zdroj signálu zajišťuje SMB100A nastavený na frekvenci 10 MHz s výstupní úrovní 0 dBm. Signálový generátor je napojen na vstup X1 distribučního zesilovače.

Naměřené údaje jsou vypsány v tab. 4.11 a v grafu na obr. 4.7, kde L [dBc/Hz] je fázový šum a f_m [Hz] je offsetová frekvence. Výsledek měření je považován za uspokojivý, jelikož fázový šum při 1 Hz je $-107,4$ dBc/Hz a níže.



Obrázek 4.7: Měření fázového šumu na X3

Tabulka 4.11: Výsledky z měření fázového šumu

f_m [Hz]	L [dBc/Hz]
1	-107,37
10	-128,82
100	-135,19
1000	-143,22
$10 \cdot 10^3$	-152,95
$100 \cdot 10^3$	-153,34
$1000 \cdot 10^3$	-153,93

Kapitola 5

Závěr

V této práci byl postupně navržen a vytvořen distribuční zesilovač pro normálové frekvence. Před samotnou stavbou a návrhem bylo důležité vytyčit a vysvětlit základní termíny, parametry a funkce, které jsou vlastně od distribučních zesilovačů očekávány. Tyto základní informace byly předloženy v kapitole 1 a 2.

Po vytyčení všech potřebných údajů bylo sestaveno blokové schéma a byl stanoven úroňový plán pro vysokofrekvenční modul (Distributor). Následoval návrh jednotlivých součástí a obvodů. Základním stavebním prvkem bylo navržení děliče výkonu, útlumových článků, návrh vysokofrekvenčních zesilovačů a návrh frekvenčních filtrů. Když byl takto sestaven vysokofrekvenční modul (Distributor), tak bylo možné na základě napájecích požadavků a řídicích signálů zkonstruovat napájecí a řídicí desku nazvanou Control Board. Nejprve byl navržen řídicí obvod a následně napájecí zdroje. Programování firmwaru pro jednočipový mikropočítač ATmega328 bylo prováděno nejprve na nepájivém kontaktním poli, než byl ATmega328 osazen na Control Board. Tyto informace jsou obsaženy v kapitole 2 a 3.

V kapitole 4 byla popsána vlastní výroba jednotlivých desek (elektrická schémata, layout a výroba desek plošných spojů). Dále bylo popsáno nastavení a přezkoušení obou desek, ale i celé smontované sestavy. Test obou desek proběhl podle očekávání a ve shodě s požadavky a úroňovým plánem. Vstupní úroveň na Distributoru byla testována od 0 až +13 dBm a výstupní úroveň se pohybovala v rozmezí přibližně od +7 až +11 dBm (výstupní úroveň je závislá na nastavení banky útlumových článků, a jestli je aktivní obvod frekvenčního násobiče). Vstupní a výstupní signál byl sinusový a bez jakéhokoliv zkreslení. Vstupy X1 a X2 (širokopásmový a úzkopásmový) fungovaly podle zamýšlených požadavků na frekvenční rozsah. Ovládací firmware nahraný v Control Boardu fungoval podle pravdivostních tabulek bez sebemenších odchylek. Celé zařízení je plně samostatné a funkční.

Do distribučního zesilovače se podařilo celkem úspěšně implementovat banku útlumových článků a obvod frekvenčního násobiče. Ovšem útlumové články v bance útlumových článků by chtělo trošku pozměnit, kdyby se prováděla nějaká změna v budoucnosti. Útlumové články 6 dB a 12 dB by byly změněny na 4 dB a 10 dB, jelikož stávající výstupní úroveň dosahovala hraniční minimální hodnoty. Dalším postřehem pro budoucí změny by byla volba osazení jiného typu testovacích konektorů. Lepší variantou by bylo osazení konektoru typu SMP nebo mini SMP. Na desce Distributoru by v další verzi bylo osazeno více testovacích konektorů, jelikož to by umožnilo lepší diagnostiku jednotlivých modulů. Konkrétně by více testovacích konektorů bylo osazeno mezi vysokofrekvenční zesilovače a do obvodu frekvenčního násobiče.

Testy byly prováděny adekvátními měřicími přístroji, které otestovaly co nejjednodušeji potřebné parametry. Na vstupy distribučního zesilovače byly přidány a úspěšně otestovány frekvenční filtry, které zajišťují potřebnou spektrální čistotu. Do návrhu distribučního zesilovače se podařilo úspěšně implementovat dva vstupy pro širokopásmový a úzkopásmový frekvenční rozsah. Podařila se snížit i cena distribučního zesilovače. Pořizovací náklady za materiály, které byly v této práci použity, se pohybovaly okolo 5000 Kč, namísto možných 36000 Kč a více (TR INSTRUMENTS, 2017). Cena byla určena pouze odhadem, počítán byl pouze materiál a nikoliv práce. Při testování distribučního zesilovače normálové frekvence pracoval 6 hodin pod výkonem a během této doby sestrojné zařízení nevykazovalo žádnou anomálii či defekt.

V této absolventské práci se podařilo splnit veškeré body zadání. Sestrojné zařízení funguje a reaguje podle stanovených požadavků. Budoucí uživatelé, kteří o toto zařízení projeví zájem, si jej můžou sestrojít a výrazně přitom ušetří, jelikož pořizovací náklady jsou relativně nízké.

Literatura

- ATMEL CORPORATION (2009), Mikrokontrolér AVR MEGA MCU [online]. [cit. 2018-11-20], [⟨https://www.gme.cz⟩](https://www.gme.cz).
- BEZDĚK, M. (2006), *Elektronika I.*, Česke Budějovice: KOPP. ISBN 8072323210.
- DOBEŠ, J. A ŽALUD, V. (2006), *Moderní radiotechnika*, BEN – technická literatura. ISBN 80-7300-132-29788073001322.
- DOLEČEK, J. (2006), *Moderní učebnice elektroniky – 4. díl*, Praha: BEN – technická literatura. ISBN 80-7300-185-39788073001858.
- FROHN, M., OBERTHÜR, W., SIEDLER, H., WIEMER, M. A ZASTROW, P. (2006), *Elektronika – polovodičové součástky a základní zapojení*, BEN - technická literatura. ISBN 80-7300-123-39788073001230.
- HAMMER, M. (2015), VF útlumové články – popis, parametry, simulace – 1. část [online]. [cit. 2018-11-10], [⟨https://www.dps-az.cz/vyvoj/id:22706/vf-utlmove-clanky-popis-parametre-simulacia-1-cast⟩](https://www.dps-az.cz/vyvoj/id:22706/vf-utlmove-clanky-popis-parametre-simulacia-1-cast).
- HÁJEK, K. A SEDLÁČEK, J. (2002), *Kmitočtové filtry*, Praha: BEN – technická literatura. ISBN 80-7300-023-79788073000233 .
- HOFFMANN, I. A HUDEC, P. (2009), *Vysokofrekvenční a mikrovlnná měření*, České vysoké učení technické, Praha. ISBN 978-80-01-03442-2.
- LINEAR TECHNOLOGY CORPORATION (1999), Micropower Regulators LT1763 [online]. [cit. 2018-11-20], [⟨https://cz.mouser.com⟩](https://cz.mouser.com).
- MARTINO, G. (2015), Arduino Uno. [cit. 2018-11-20], [⟨https://www.hwkitchen.cz/⟩](https://www.hwkitchen.cz/).
- NXP SEMICONDUCTORS (2000), BFG540W – NPN 9 GHz wideband transistor [online]. [cit. 2018-11-20], [⟨https://cz.mouser.com⟩](https://cz.mouser.com).

- RAIDA, Z. (2010), Učebnice elektromagnetických vln a mikrovlnné techniky [online]. [cit. 2018-11-08], <http://www.urel.feec.vutbr.cz/raida/>.
- ROHDE & SCHWARZ (2018), FSWP – Uživatelský manuál [online]. [cit. 2018-12-12], <https://www.rohde-schwarz.com>.
- SCHENK, C. (2009), MiKTeX [online]. [cit. 2009-06-16], <http://www.miktex.org/>.
- SCHMIEDEL, H. (2011), Normalfrequenz (frequency standart), (Presentation), Hochschule Darmstadt, Darmstadt.
- SVAČINA, J. (2001), *Elektromagnetická kompatibilita*, Vysoké učení technické v Brně. ISBN 80-214-1873-7.
- TR INSTRUMENTS (2017), Měřicí přístroje a monitorovací systémy [online]. [cit. 2017-12-27], <http://www.trinstruments.cz/>.
- VÁGNER, P. (2013), Vysokofrekvenční technika, (Skripta FEKT VUT), Vysoké učení technické v Brně, Brno.
- VODA, Z. A TÝM HW KITCHEN (2017), *Průvodce světem Arduina*, Nakladatelství Martin Stříž, Bučovice. ISBN 978-80-87106-93-8.
- WERNER, M. (2010), *Satellitenortung und Navigation*, Wiesbaden: Vieweg + Teubner. ISBN 978-3-8348-0611-6.

Příloha A

Obsah přiloženého CD/DVD

K této práci je přiloženo CD/DVD s následující adresářovou strukturou.

- Absolventská práce v \LaTeX 2 ϵ
- Firmware: ovládací firmware pro Control Board
- Fotodokumentace: fotografie jednotlivých desek, celé smontované sestavy a fotografie měřicích přístrojů
- Matlab skripty a simulace v RFSim99: složka obsahuje matlab skripty k výpočtům frekvenčních filtrů (včetně ověřujících simulací v RFSim99) a vysokofrekvenčních zesilovačů
- Výrobní dokumentace: složka obsahuje elektrická schémata, osazovací plány, layouty a rozpisky součástek
- Výsledky z měření: složka obsahuje naměřené údaje s pomocí měřicích přístrojů formou screenshotů
- Urban_AP_2018_2019.pdf – absolventská práce ve formátu PDF

Příloha B

Použitý software

Arduino IDE [⟨https://www.arduino.cc/en/main/software⟩](https://www.arduino.cc/en/main/software)

EAGLE [⟨https://www.autodesk.com/products/eagle/free-download⟩](https://www.autodesk.com/products/eagle/free-download)

L^AT_EX 2_ε [⟨http://www.miktex.org/⟩](http://www.miktex.org/)

MATLAB R2010b [⟨http://www.mathworks.com⟩](http://www.mathworks.com)

Microsoft Visio 2016 [⟨https://www.microsoft.com/⟩](https://www.microsoft.com/)

RFSim99 [⟨https://www.electroschematics.com/835/rfsim99-download/⟩](https://www.electroschematics.com/835/rfsim99-download/)

WinEdt 6 [⟨http://www.winedt.com/⟩](http://www.winedt.com/)

Software z výše uvedeného seznamu je buď volně dostupný, nebo jeho licenci toho času vlastní Vyšší odborná škola, Střední škola, Centrum odborné přípravy, Sezimovo Ústí, Budějovická 421, kde autor téhož času studoval a vytvořil tuto práci.

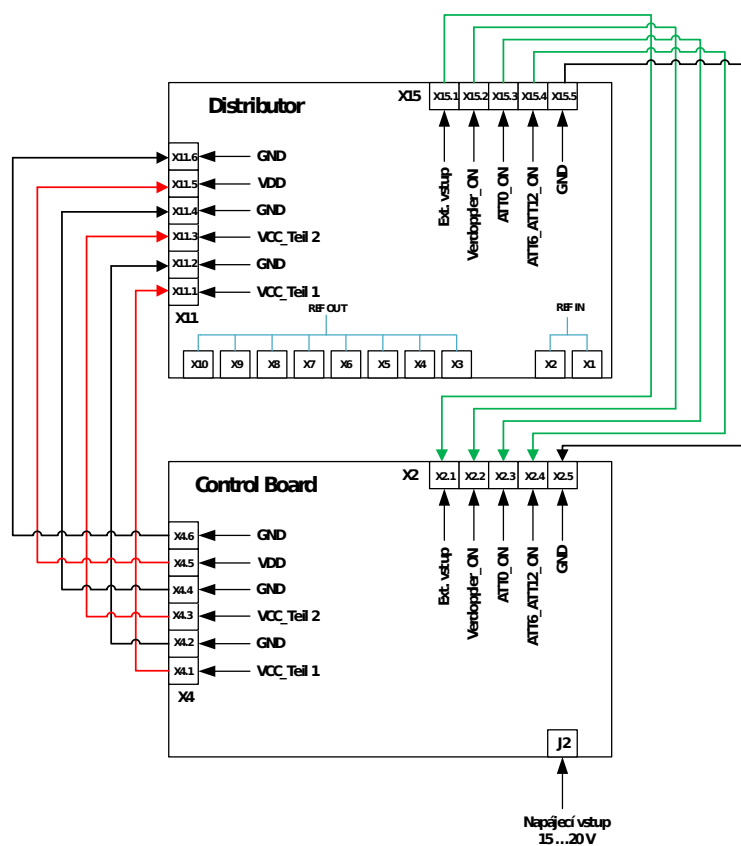
Příloha C

Časový plán absolventské práce

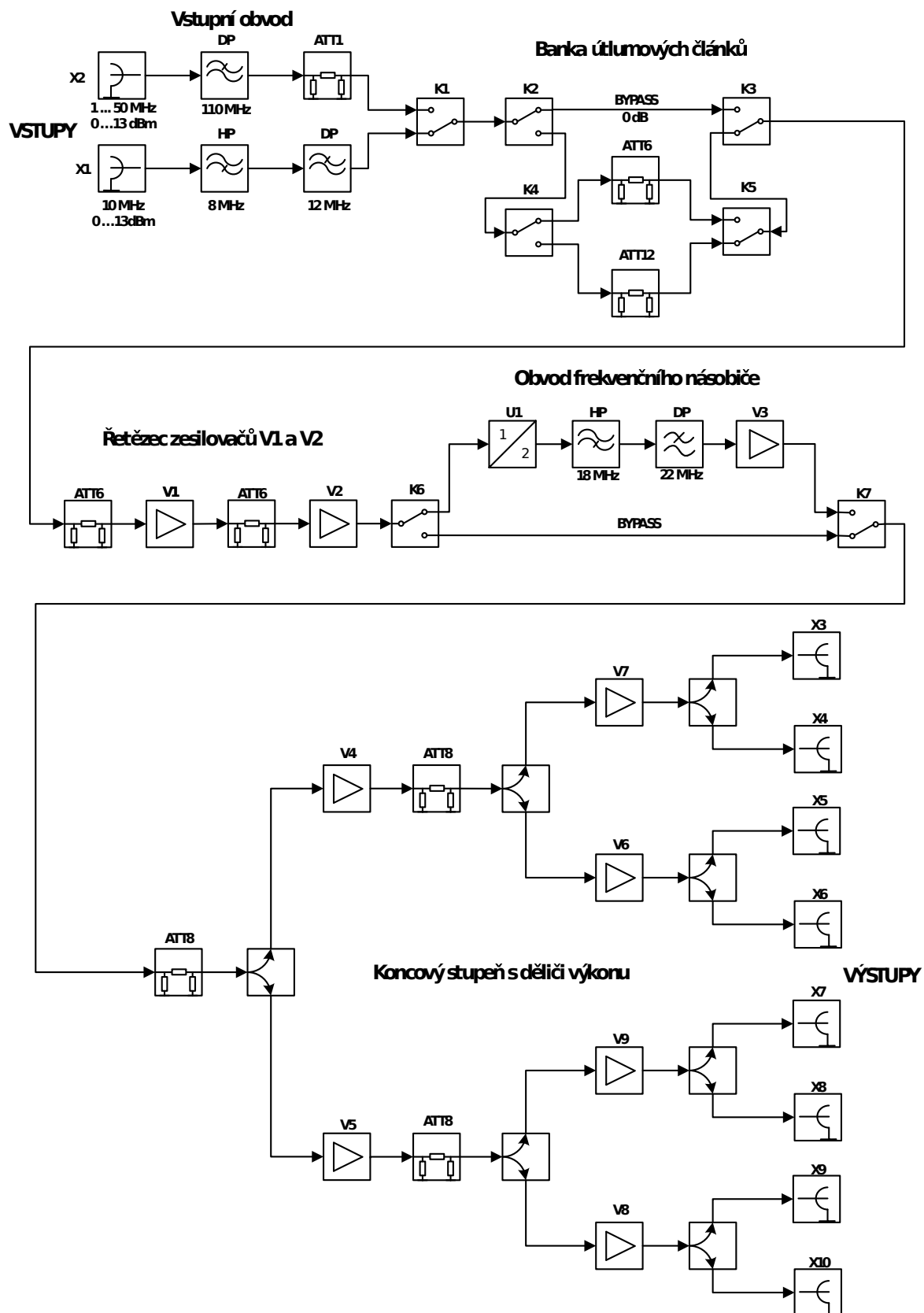
Činnost	Časová náročnost	Termín ukončení	Splněno
první testy firmwaru pro Control Board s Arduinem Unem na nepájivém kontaktním poli	2 měsíce	01.07.2017	31.08.2017
návrh a testy frekvenčních filtrů, výběr vhodné metody, testy na univerzálních plošných spojích	3 měsíce	01.09.2017	31.11.2017
návrh a testy vysokofrekvenčních zesilovačů, výběr vhodné metody návrhu pracovního bodu, testy na univerzálních plošných spojích	3 měsíce	01.12.2017	28.02.2018
testy děliče výkonu a vysokofrekvenčního přepínače	1 měsíc	01.03.2018	01.04.2018
tvorba úrovněvého plánu	1 měsíc	01.04.2018	01.05.2018
návrh, výroba a osazení plošných spojů desky Distributoru	2 měsíce	01.07.2018	31.08.2018
návrh, výroba a osazení plošných spojů desky Control Boardu	2 měsíce	01.09.2018	03.10.2018
montáž a zapojení celé sestavy, ověření funkčnosti a ladění	2 měsíce	01.09.2018	30.10.2018
AP: kapitola Úvod	2 týdny	01.11.2018	14.11.2018
AP: kompletní text	3 měsíce	15.11.2018	30.01.2019
AP: formátování a poslední úpravy	3 měsíce	01.02.2019	01.05.2019

Příloha D

Bloková a elektrická schémata zapojení

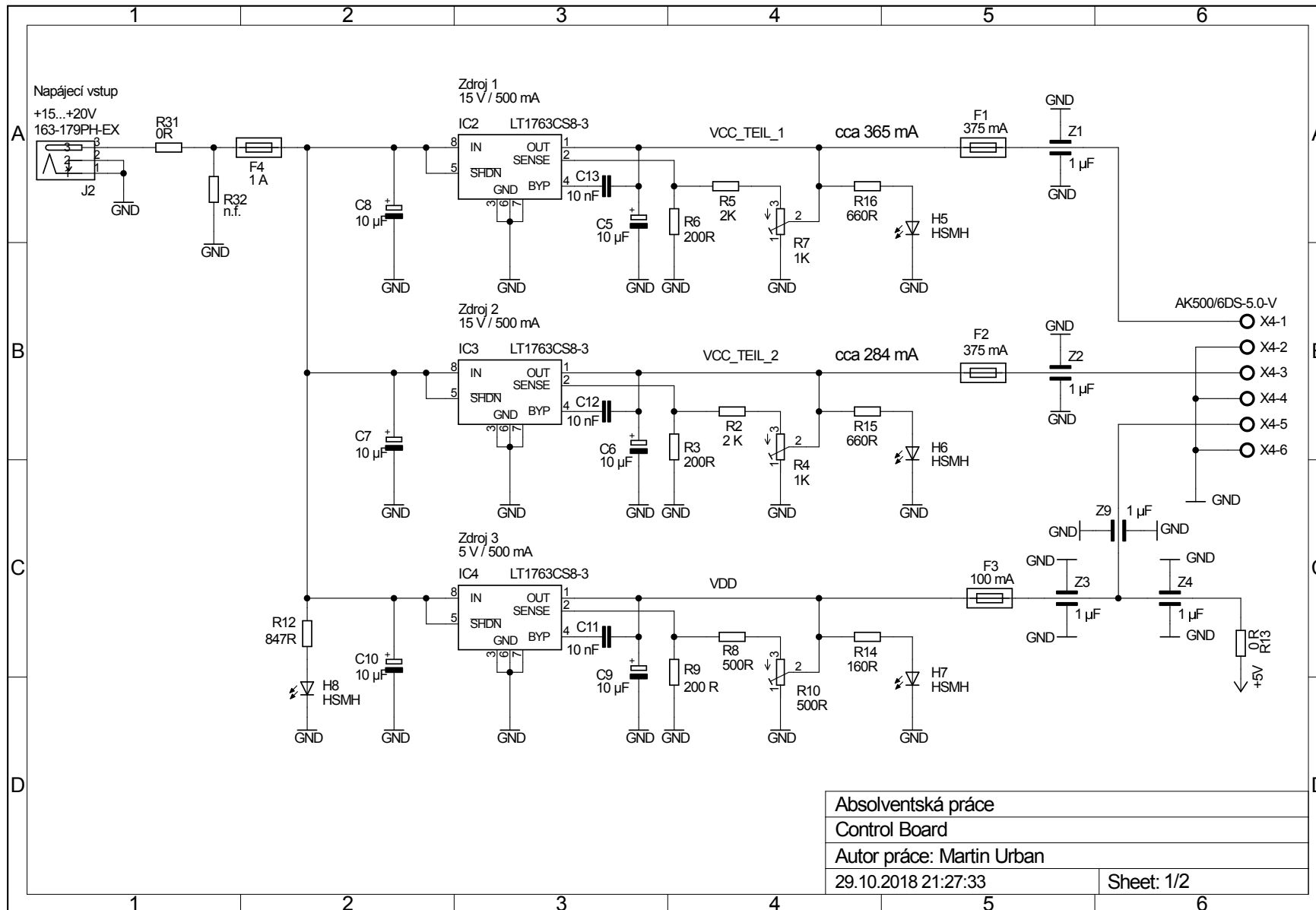


Obrázek D.1: Blokové schéma sestavy distribučního zesilovače normálové frekvence

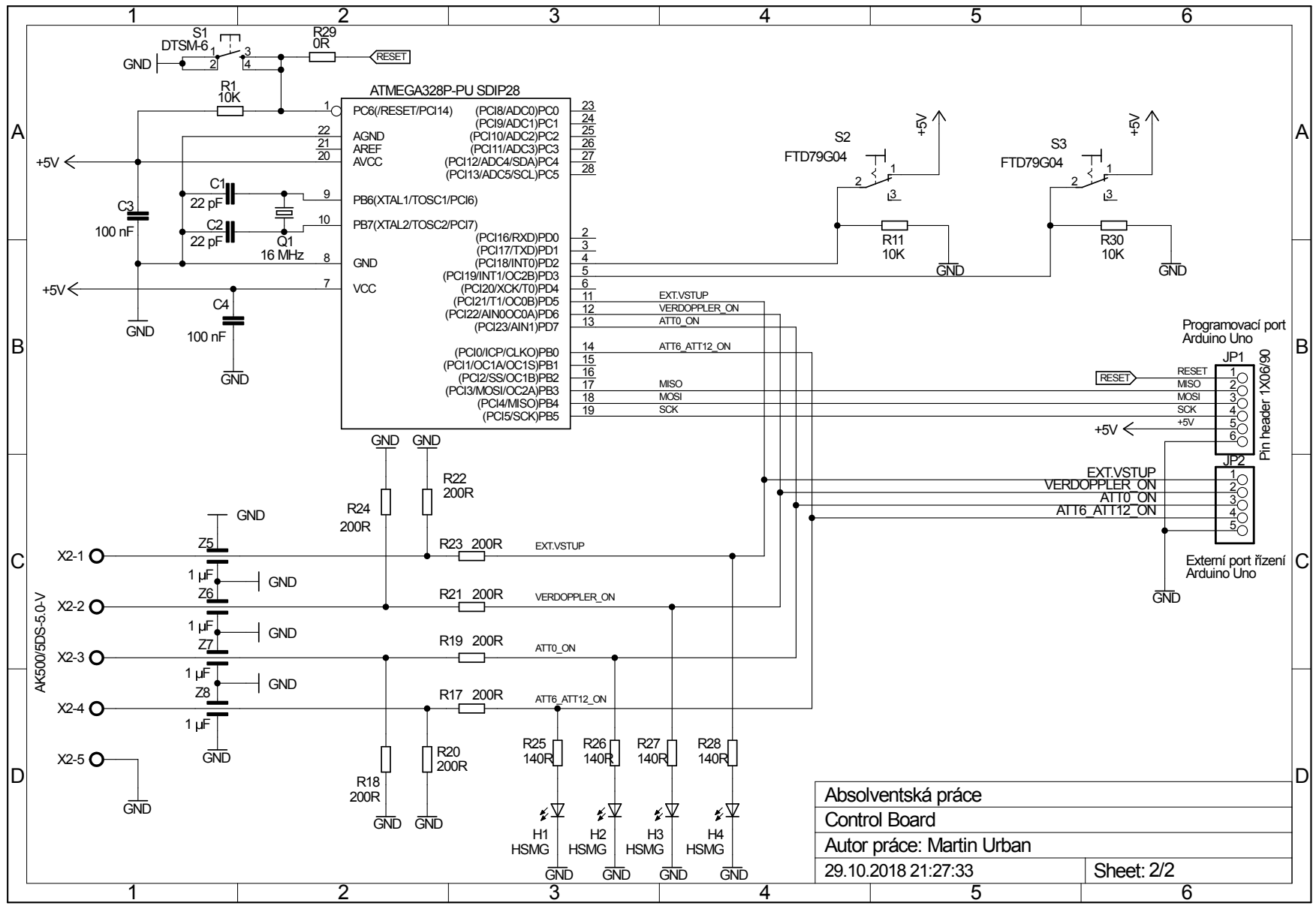


Obrázek D.2: Blokové schéma Distributoru

Obrázek D.3: Schéma zapojení Control Boardu část 1

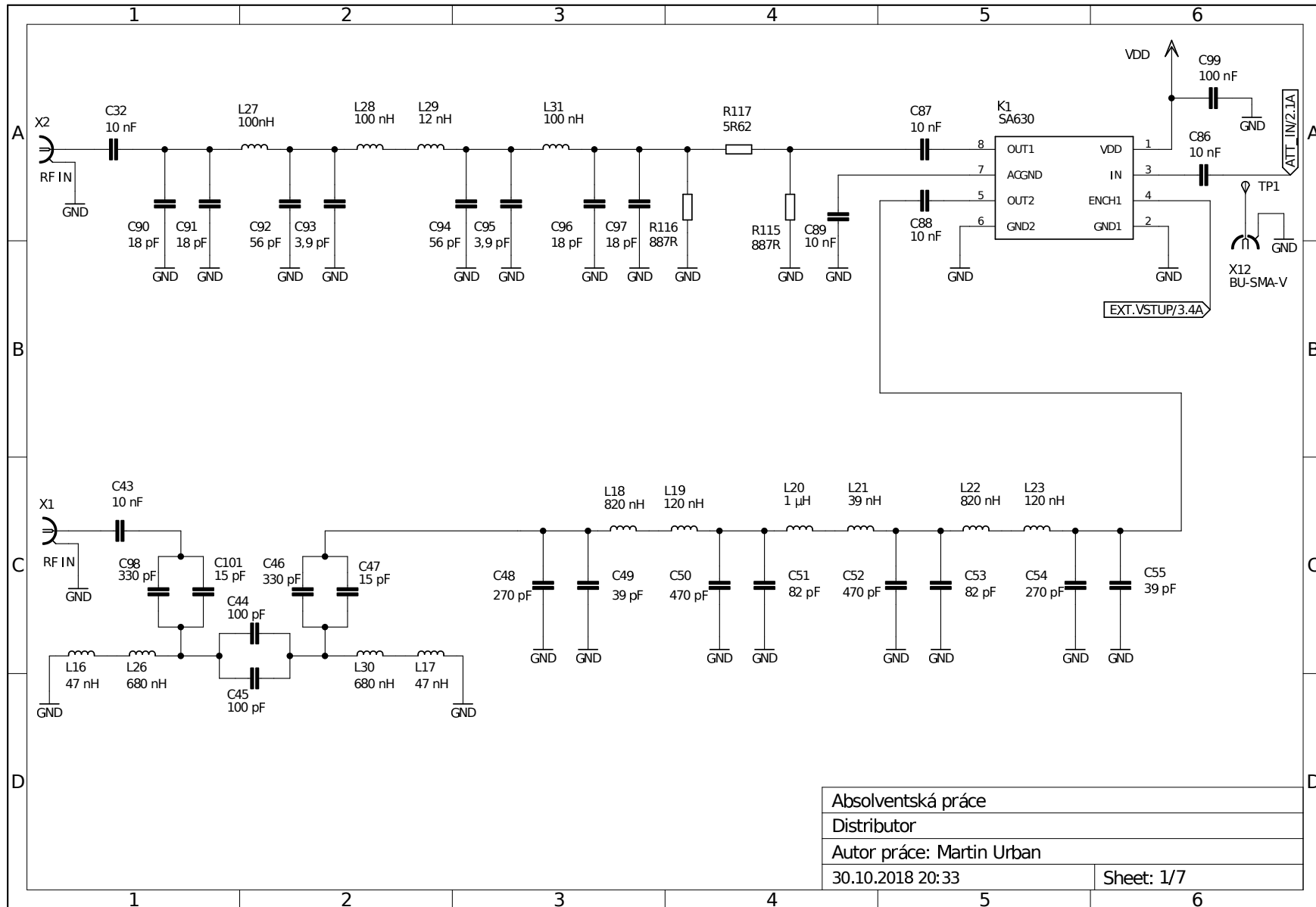


Obrázek D.4: Schéma zapojení Control Boardu část 2

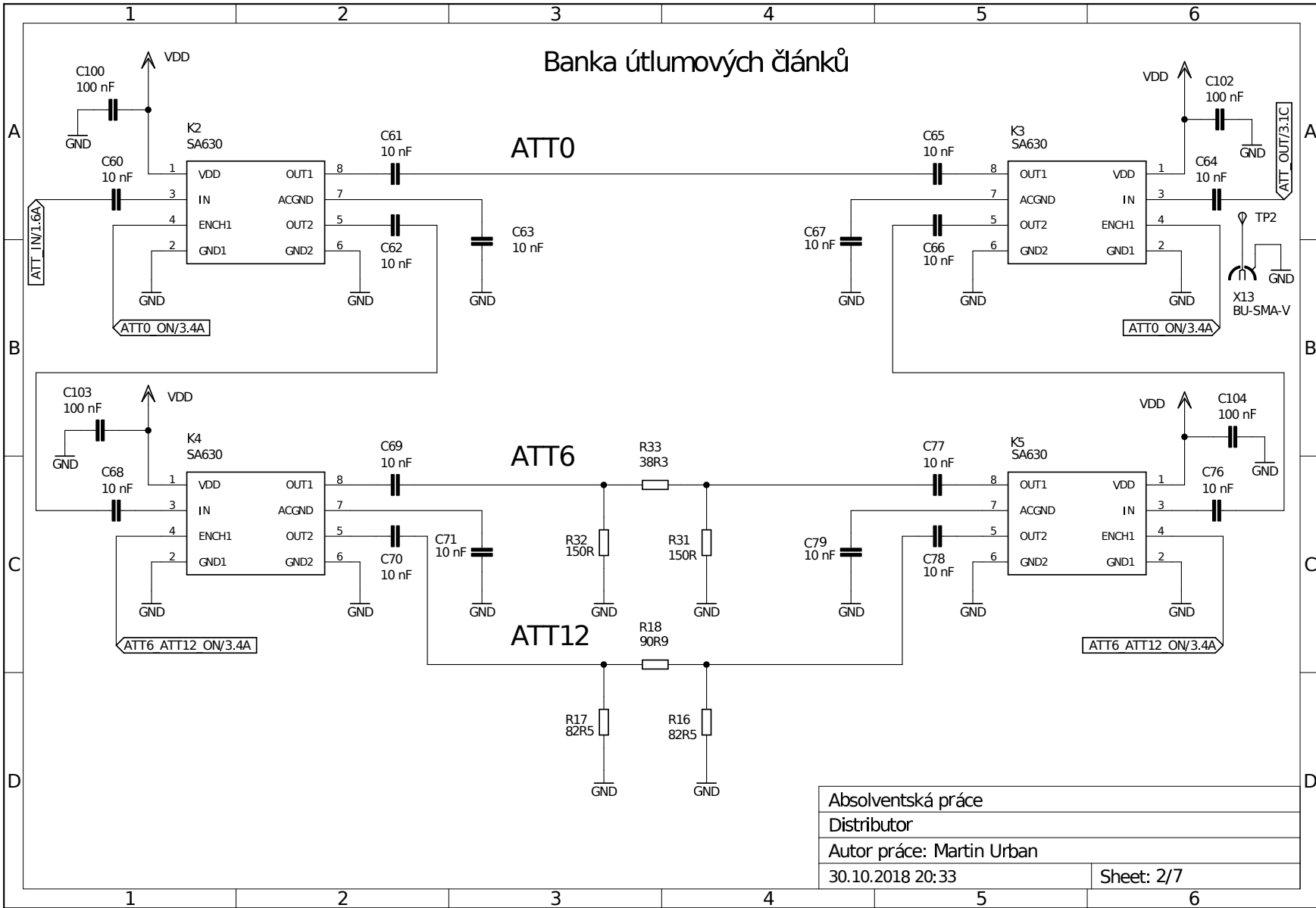


Absolventská práce	
Control Board	
Autor práce: Martin Urban	
29.10.2018 21:27:33	Sheet: 2/2

Obrázek D.5: Schéma zapojení Distributoru část 1

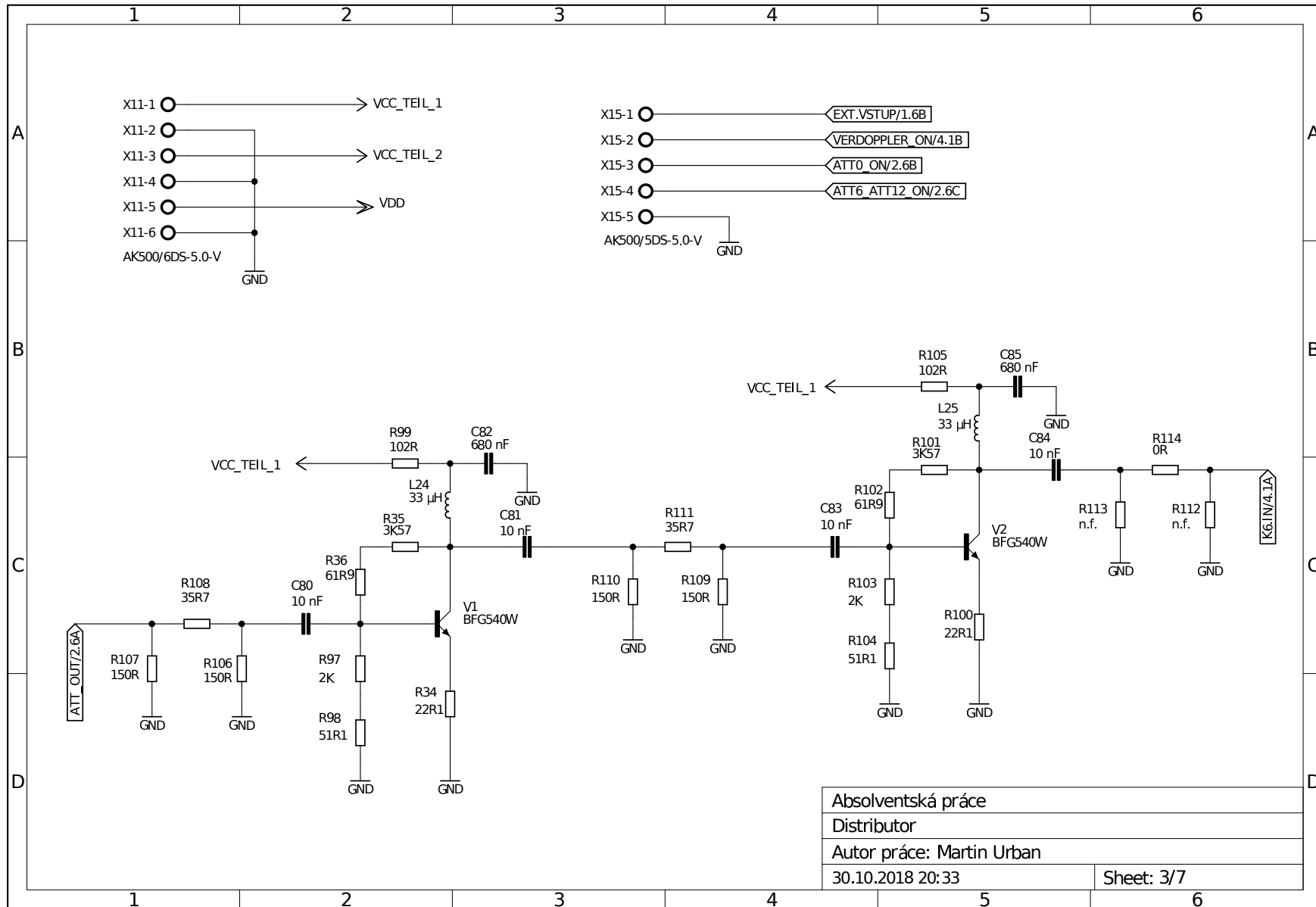


Absolventská práce	
Distributor	
Autor práce: Martin Urban	
30.10.2018 20:33	Sheet: 1/7

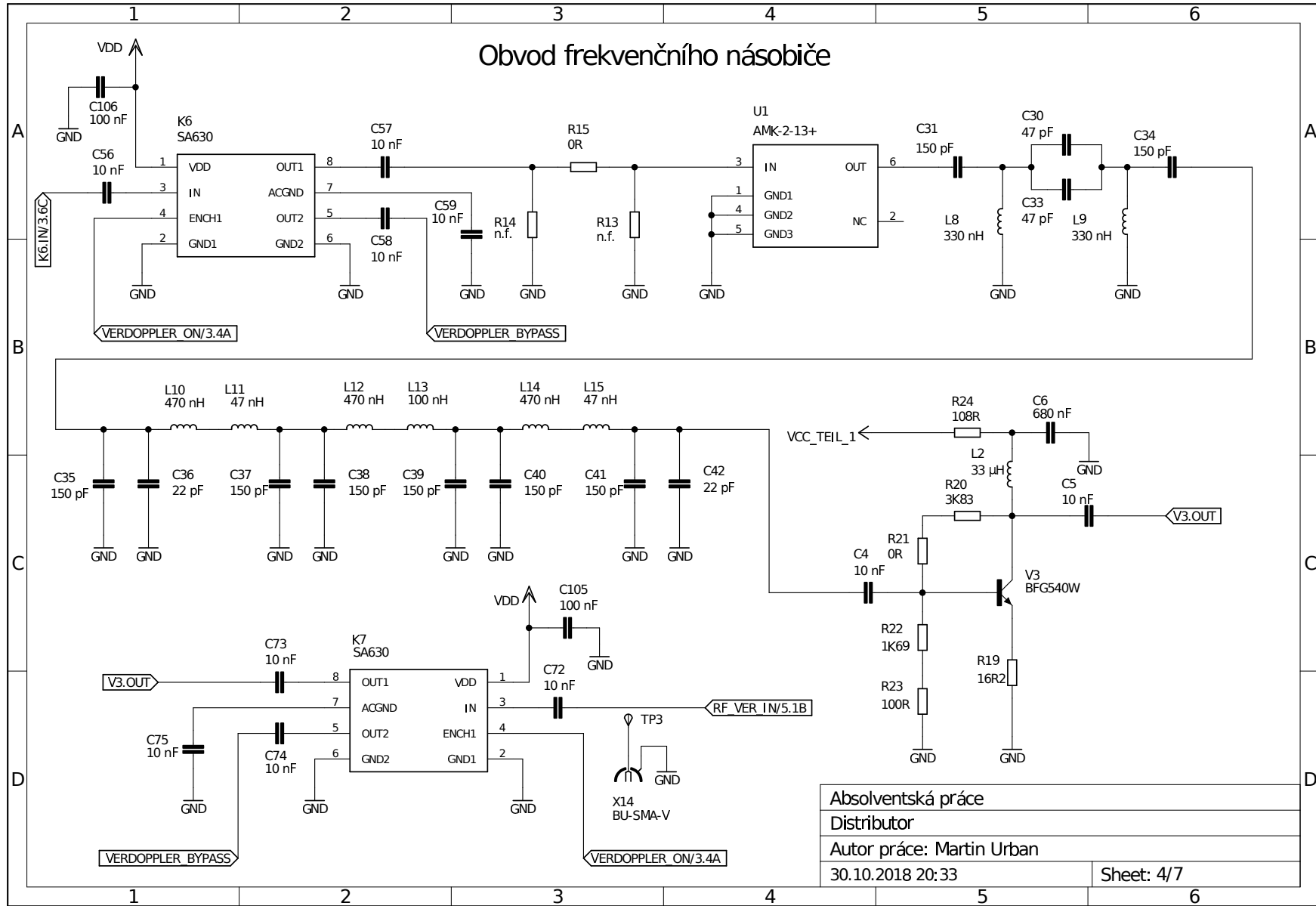


Obrázek D.6: Schéma zapojení Distributoru část 2

Obrázek D.7: Schéma zapojení Distributoru část 3

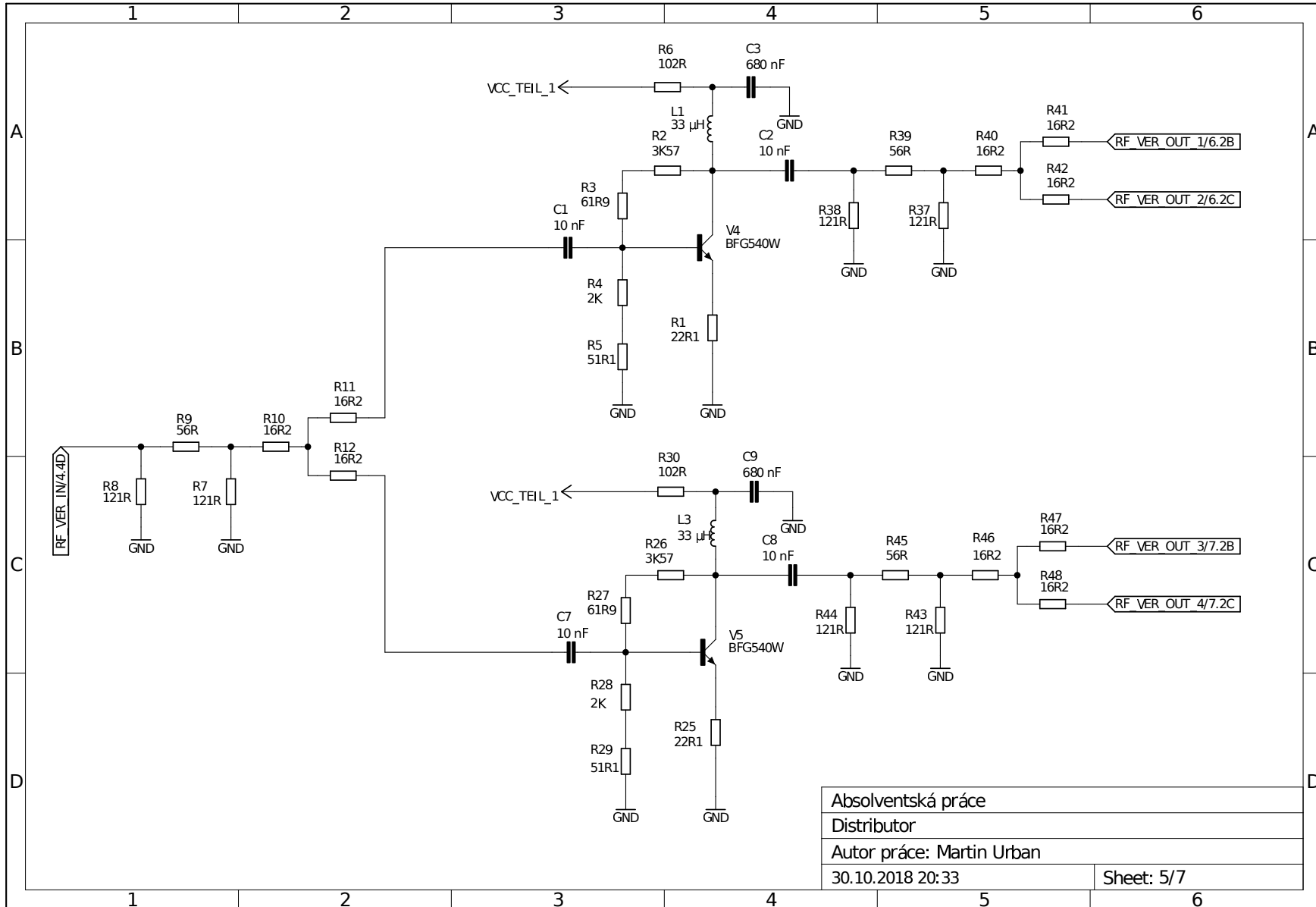


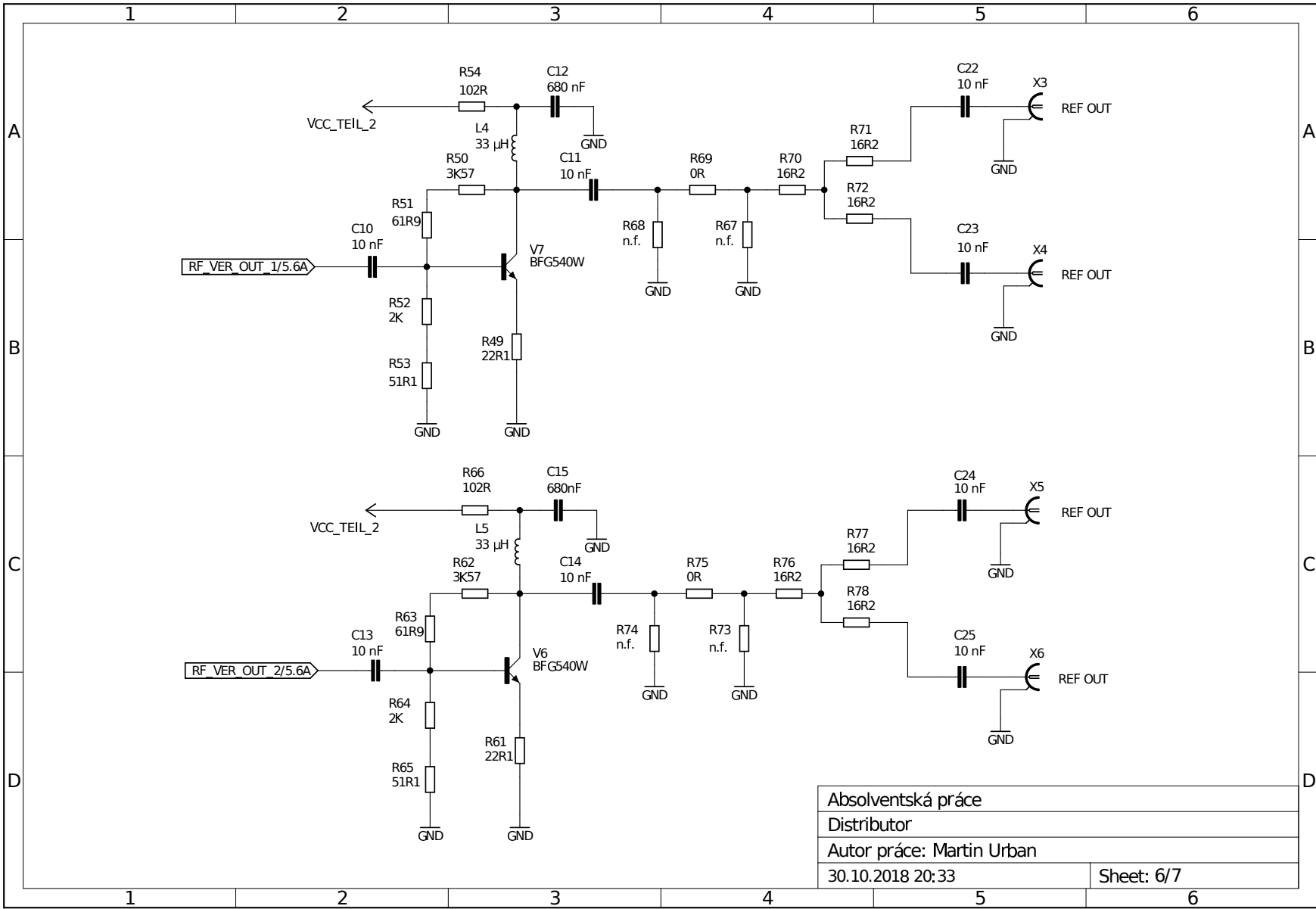
Absolventská práce	
Distributor	
Autor práce: Martin Urban	
30.10.2018 20:33	Sheet: 3/7



Obrázek D.8: Schéma zapojení Distributoru část 4

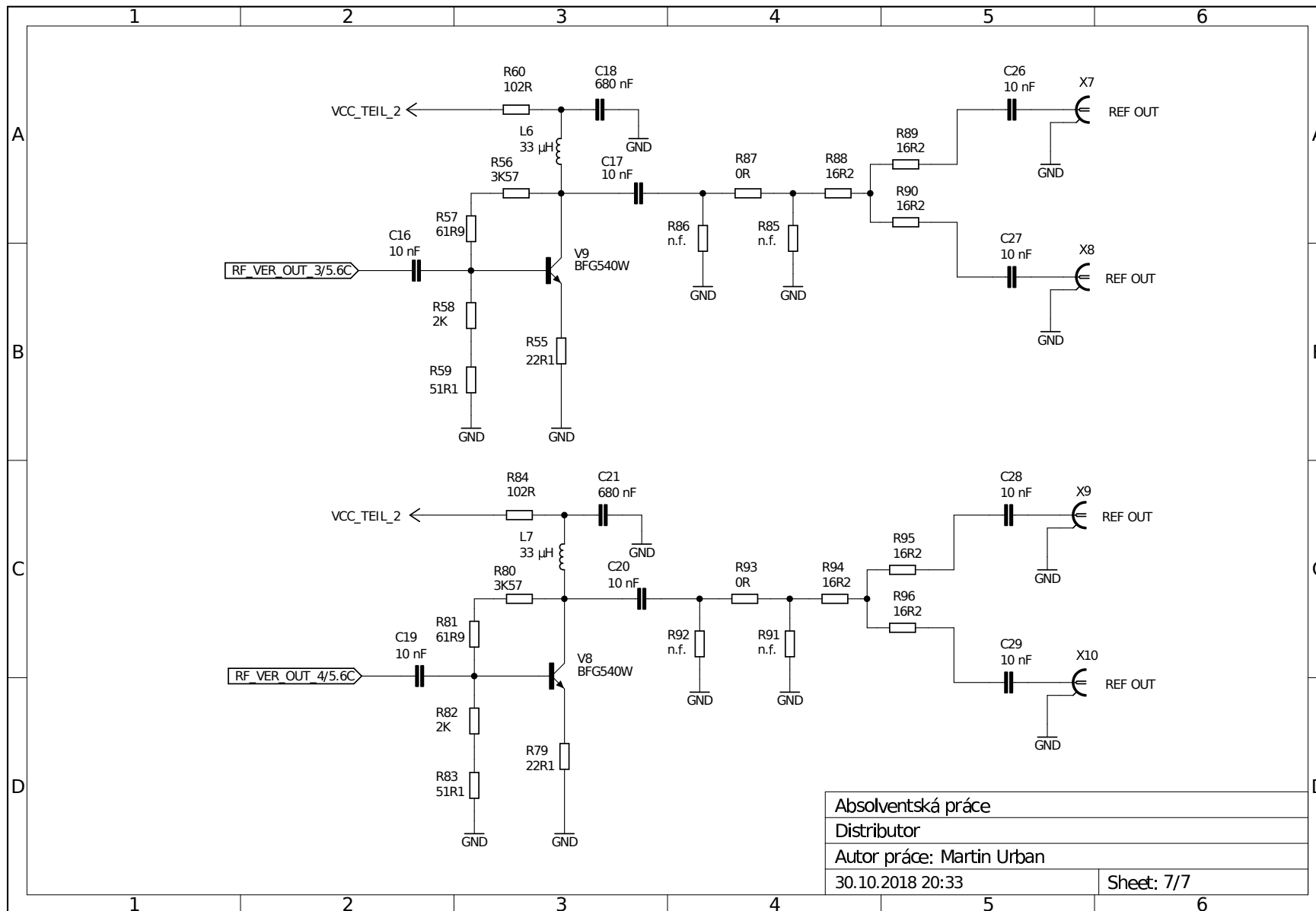
Obrázek D.9: Schéma zapojení Distributoru část 5





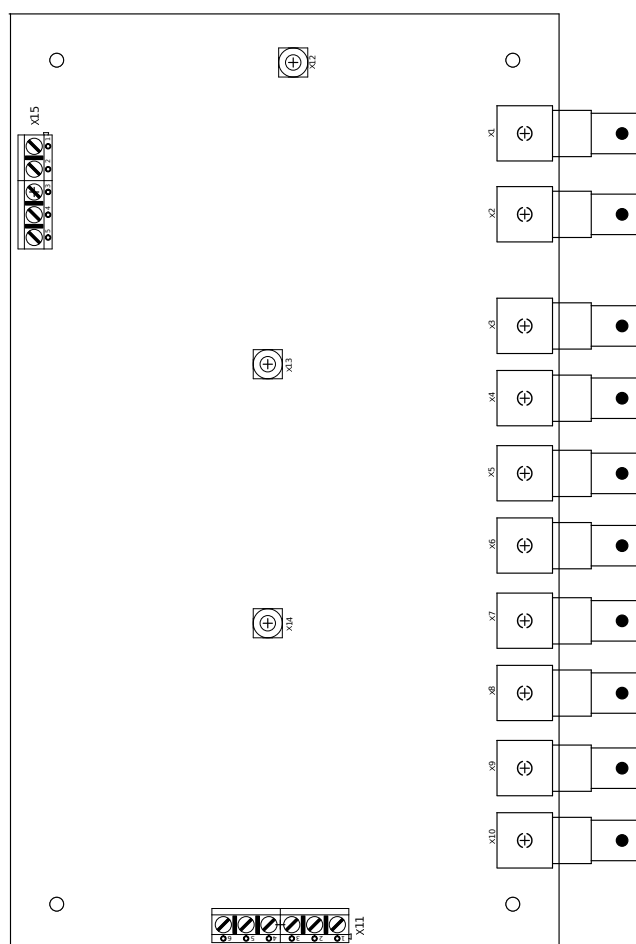
Obrázek D.10: Schéma zapojení Distributoru část 6

Obrázek D.11: Schéma zapojení Distributoru část 7

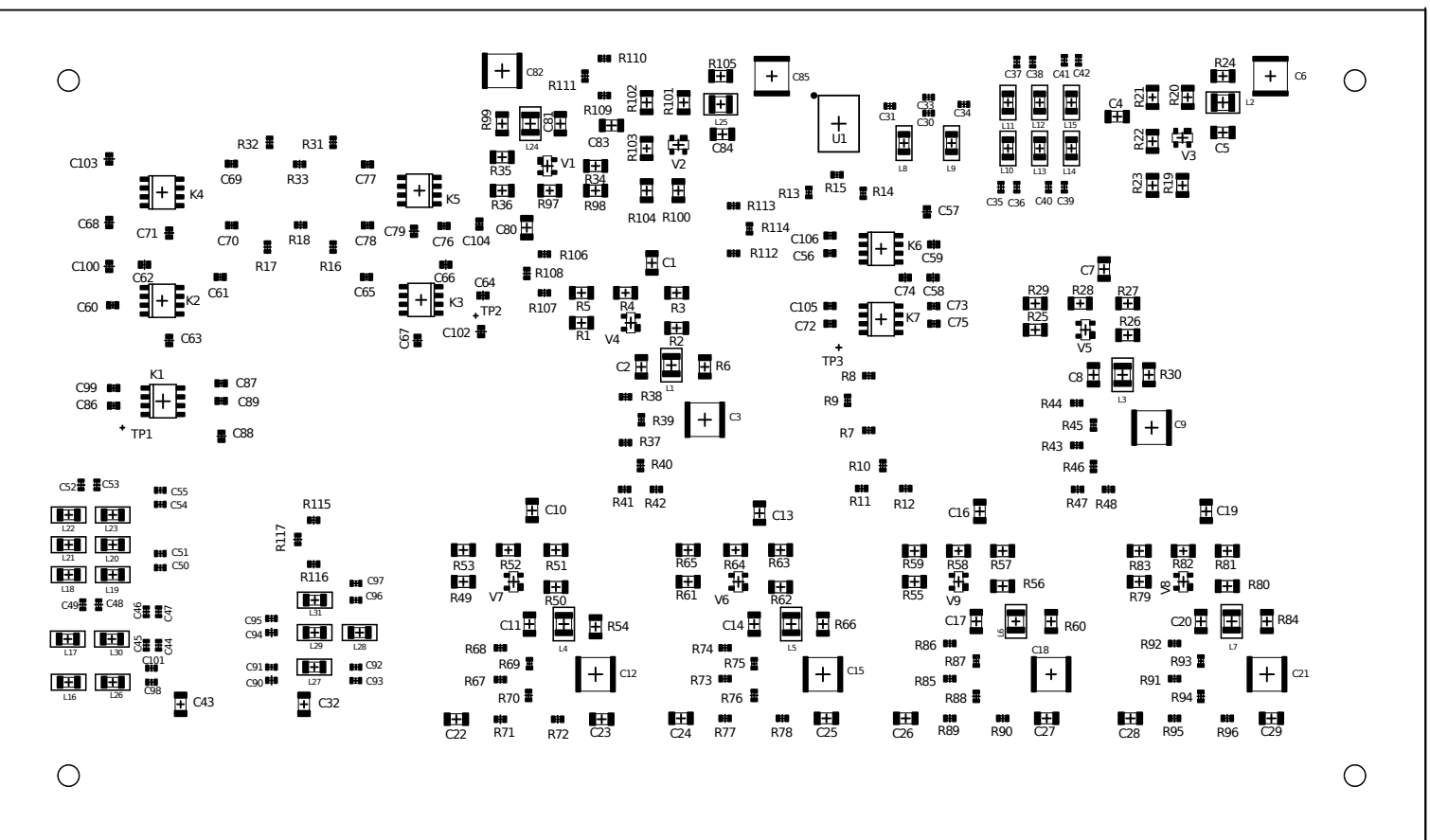


Příloha E

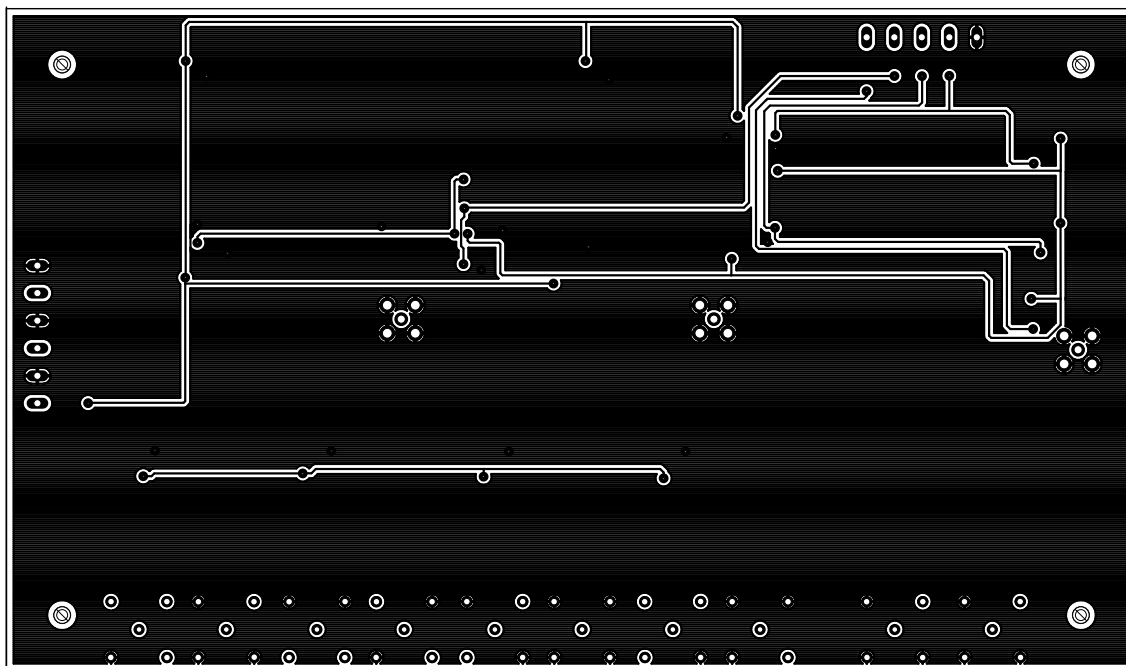
Návrhy desek plošných spojů



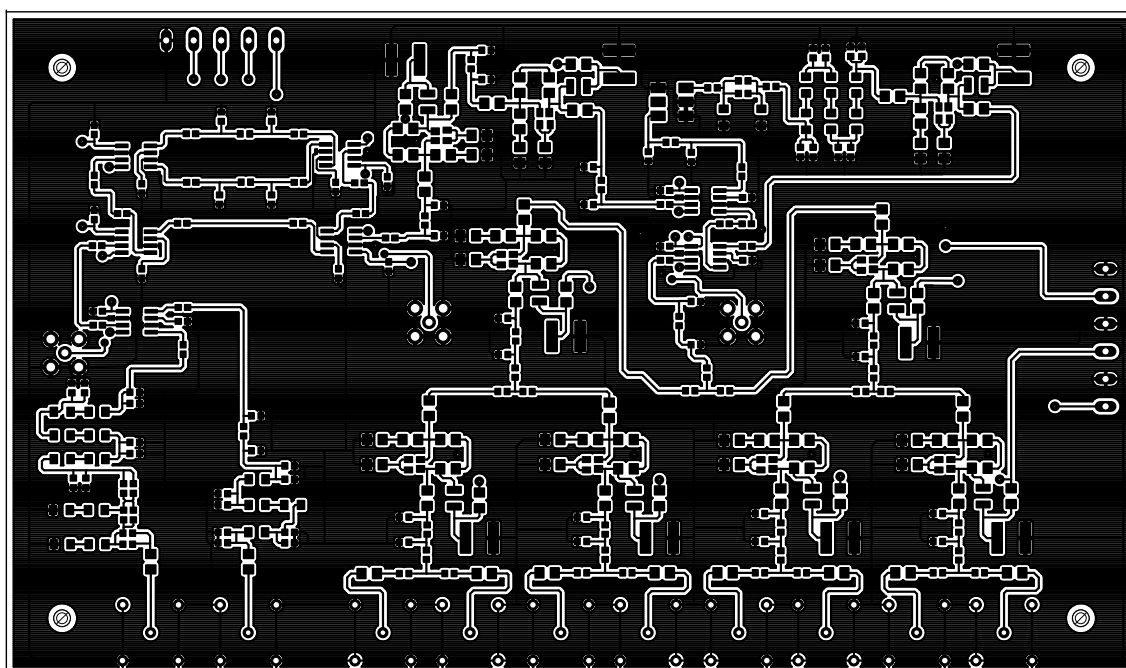
Obrázek E.1: Distributor – osazovací plán pro horní stranu



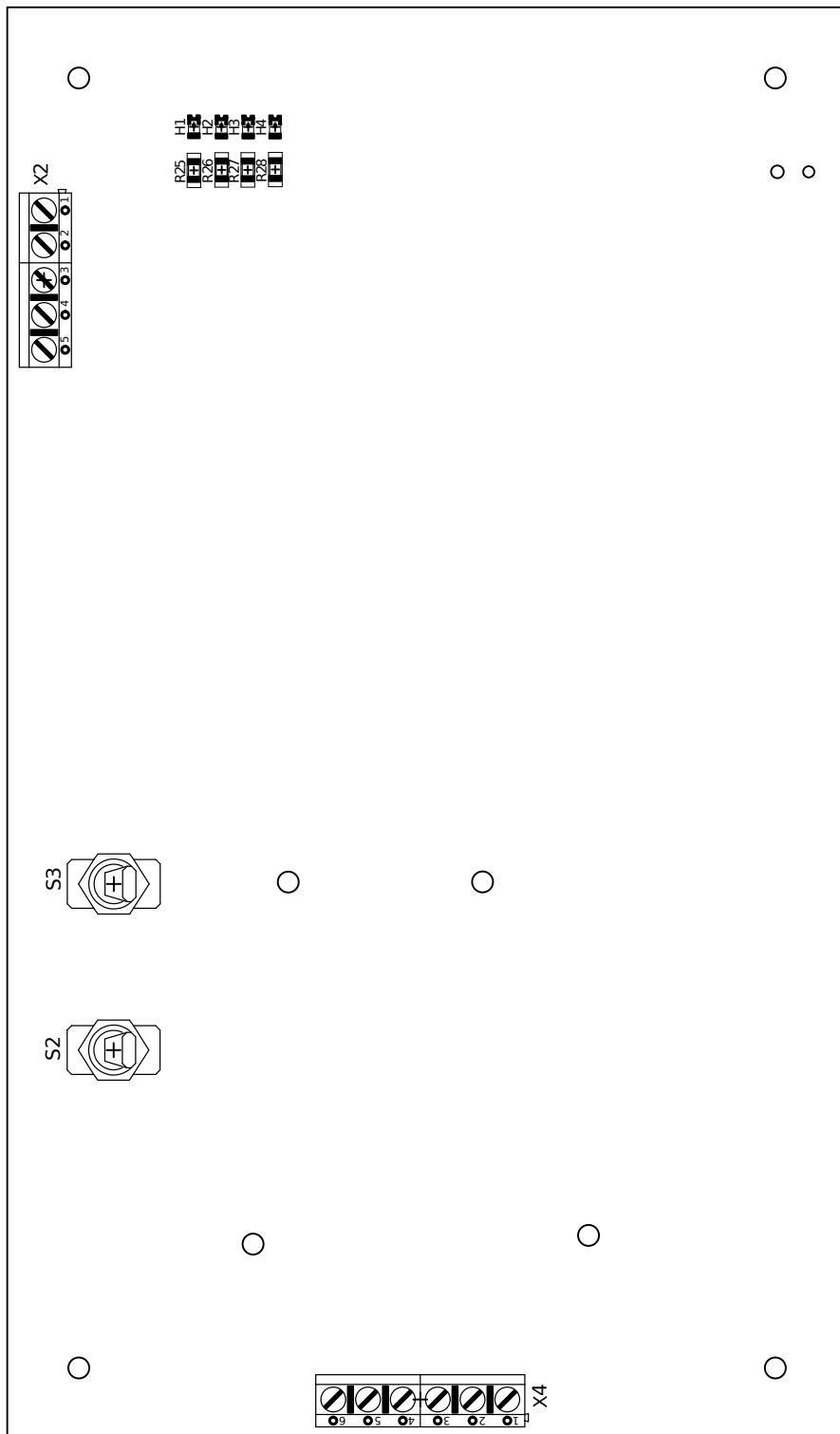
Obrázek E.2: Distributor – osazovací plán pro dolní stranu



Obrázek E.3: Distributor – předloha pro výrobu plošného spoje horní vrstvy

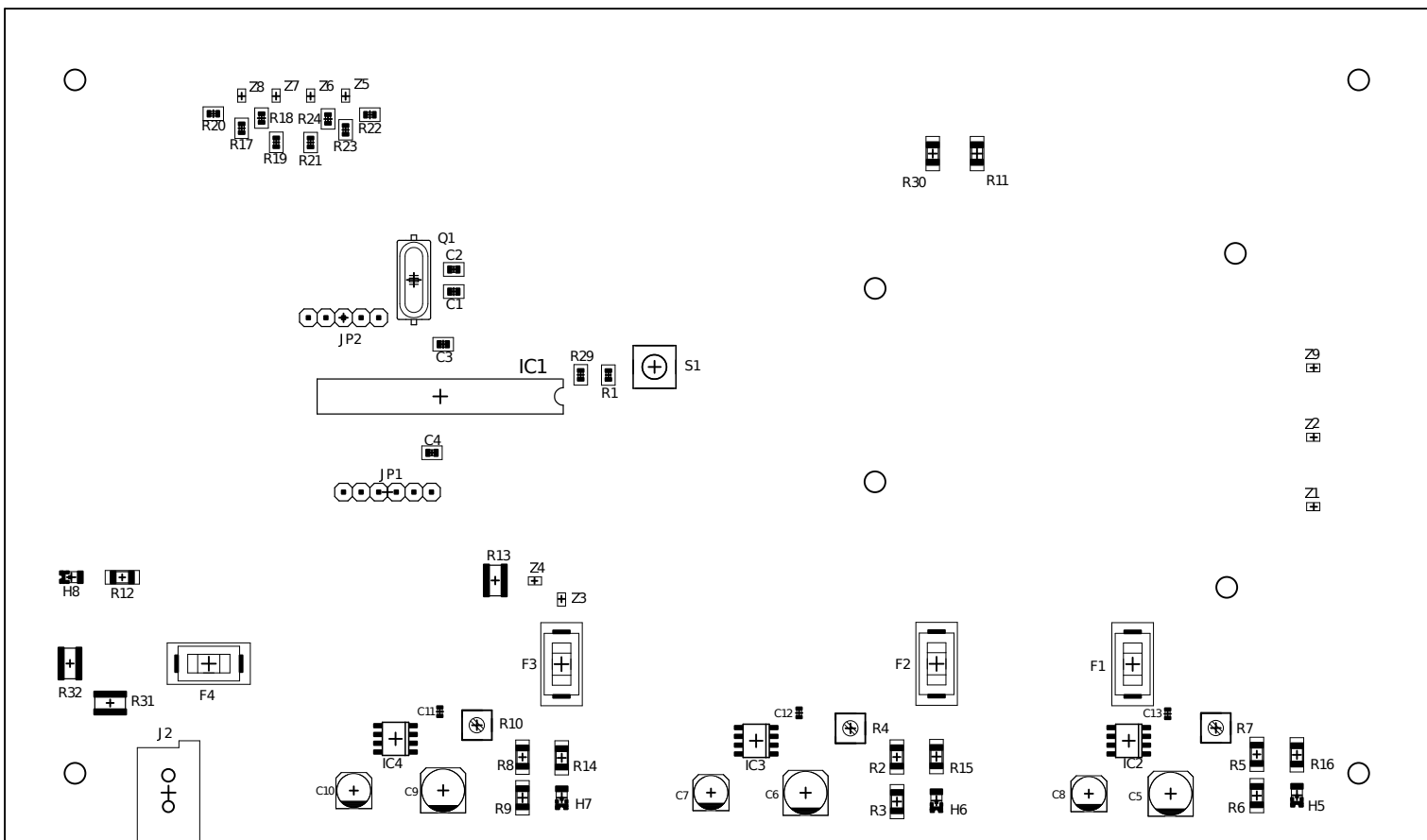


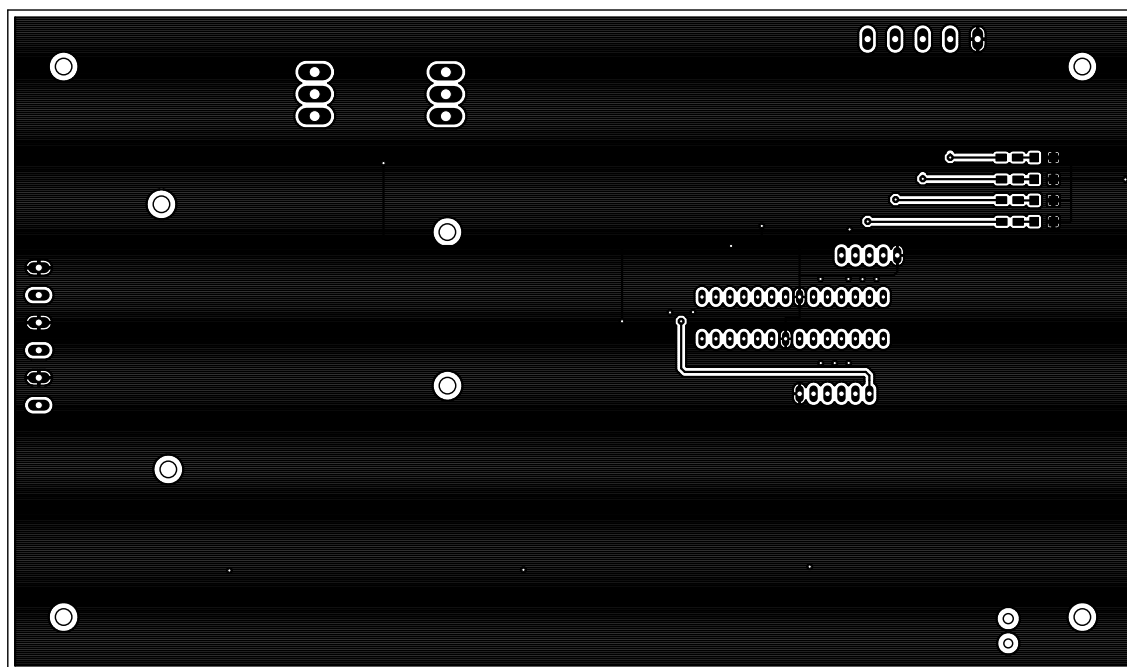
Obrázek E.4: Distributor – předloha pro výrobu plošného spoje dolní vrstvy



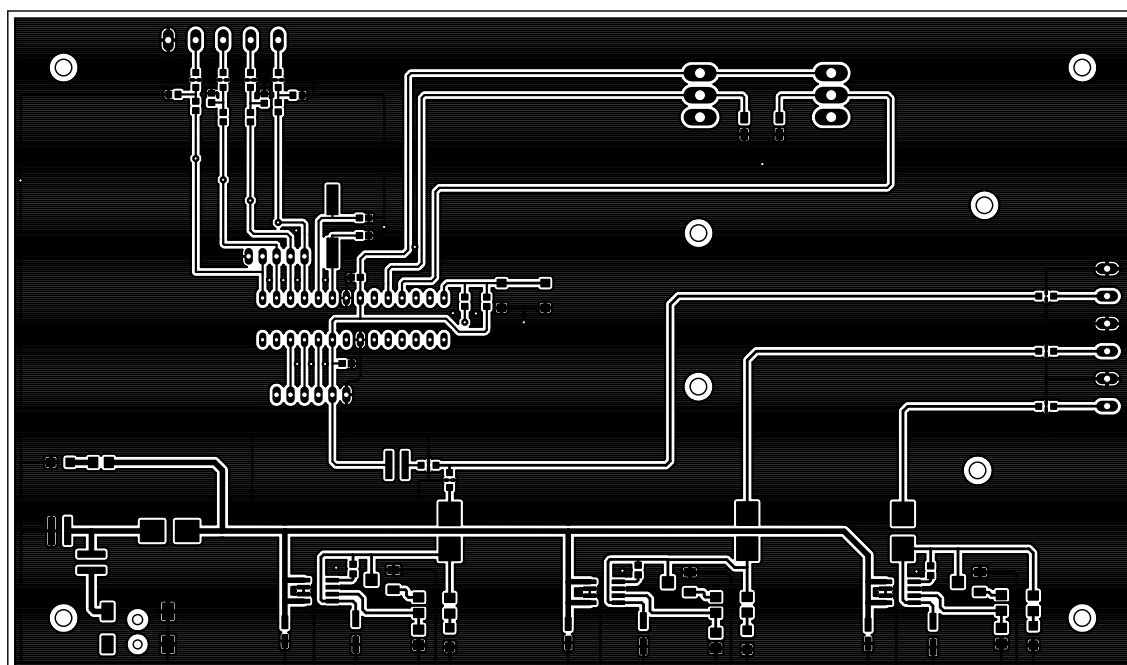
Obrázek E.5: Control Board – osazovací plán pro horní stranu

Obrázek E.6: Control Board – osazovací plán pro dolní stranu





Obrázek E.7: Control Board – předloha pro výrobu plošného spoje horní vrstvy



Obrázek E.8: Control Board – předloha pro výrobu plošného spoje dolní vrstvy